

การพัฒนางจรอ้างอิงแรงดันแบบซีมอส

Development of CMOS Voltage Reference Circuit

เสวษ หงษ์ประสิทธิ์¹

Received: June, 2014; Accepted: June, 2015

บทคัดย่อ

บทความนี้นำเสนอการออกแบบวงจรอ้างอิงแรงดันแบบซีมอส ในอดีตนั้นการออกแบบวงจรอ้างอิงแรงดันแบบซีมอสประกอบด้วยอุปกรณ์ค่อนข้างมากทั้งอุปกรณ์แอกทีฟและพาสซีฟ อีกทั้งยังต้องอาศัยวงจรสตาร์ทอัพจากภายนอก ซึ่งมีความซับซ้อนเพื่อกำหนดจุดเริ่มต้นการทำงานของวงจร ดังนั้นในงานวิจัยนี้ได้นำเสนอการออกแบบวงจรอ้างอิงแรงดันแบบซีมอส โดยได้ประยุกต์ใช้มอสทรานซิสเตอร์ในการออกแบบวงจร สามารถลดจำนวนอุปกรณ์พาสซีฟในวงจรได้ ซึ่งเป็นสาเหตุทำให้สูญเสียพลังงานและพื้นที่ในขั้นตอนการผลิตวงจรรวม อีกทั้งยังสามารถทำงานได้โดยไม่ต้องอาศัยวงจรสตาร์ทอัพจากภายนอก ผลการจำลองการทำงานด้วยโปรแกรม PSPICE ยืนยันได้ว่าวงจรที่นำเสนอสามารถทำงานได้อย่างมีประสิทธิภาพ ที่แรงดันไฟเลี้ยงเพียง 2V ระดับแรงดันอ้างอิง 500 ± 2.8 mV ค่าสัมประสิทธิ์อุณหภูมิของแรงดันอ้างอิงเอาต์พุต 112 ppm/°C ที่อุณหภูมิทดสอบอยู่ระหว่าง 0 ถึง 100°C มีอัตราการใช้พลังงานเพียง $8 \mu\text{W}$

คำสำคัญ : ซีมอส; PTAT; CTAT; แรงดันอ้างอิง

¹ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลอีสาน จังหวัดขอนแก่น
E-mail : saweth12@gmail.com

Abstract

The paper presents the development of CMOS voltage reference circuit. In the conventional approach, the CMOS voltage reference circuits are designed by using both active and passive components based on the external start up circuit for starting the circuit operation. Therefore, in this paper, all CMOS voltage reference is presented which can be operated without external start up circuit. The circuit performance is verified through PSPICE simulations. It is confirmed that the proposed circuit can operate efficiently at supply voltage 2V with the reference voltage of 500 ± 2.8 mV and temperature coefficient of 112 ppm/°C. The operating temperature ranges are verified between 0 to 100°C and total power dissipation of only $8 \mu\text{W}$.

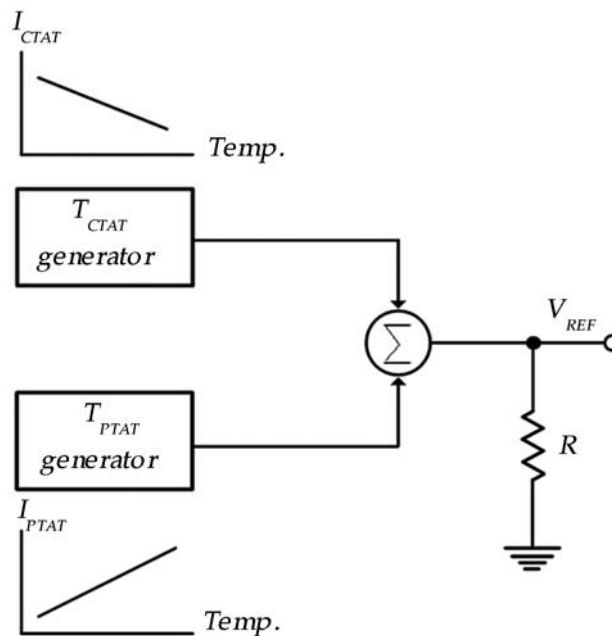
Keywords: CMOS; PTAT; CTAT; Reference Voltage

บทนำ

วงจรอ้างอิงแรงดันเป็นอีกหนึ่งวงจรที่กำลังได้รับการพัฒนาอย่างต่อเนื่อง โดยเฉพาะอย่างยิ่งวงจรอ้างอิงแรงดันแบบซีมอส ดังเห็นได้จากงานวิจัยที่ได้นำเสนอในอดีต ซึ่งวงจรดังกล่าวถูกนำไปใช้งานกับวงจรอิเล็กทรอนิกส์อย่างกว้างขวาง เช่น วงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก และอื่น ๆ อีกมากมายและได้ถูกนำไปใช้งานกับอุปกรณ์หลายประเภท เช่น อุปกรณ์พกพาที่ใช้งานในชีวิตประจำวัน ซึ่งมีแนวโน้มขนาดเล็กลงและใช้พลังงานต่ำ ในอดีตนั้นวงจรอ้างอิงแรงดันแบบซีมอสถูกพัฒนาหลายด้านด้วยกัน เช่น ลดระดับแรงดันไฟเลี้ยงให้ต่ำลง (Boni, A., 2002) ลดพื้นที่ของชิปให้มีขนาดเล็กลง (Huang, P. H. et al., 2006) หรือใช้โครงสร้างแผ่นที่เป็นไบโพลาร์ทรานซิสเตอร์บนเทคโนโลยีซีมอส (Banba, H. et al., 1999) อย่างไรก็ตามในการแก้ปัญหาดังกล่าวยังคงอาศัยพื้นที่มากในการสร้างไดโอดเพื่อกำเนิดกระแสที่มีสมบัติเป็นบวกและเป็นลบกับอุณหภูมิ อีกทั้งยังเป็นการเพิ่มขั้นตอนในการผลิตวงจรรวมให้มีความซับซ้อนมากขึ้น ดังนั้นบทความนี้จึงได้นำเสนอการออกแบบวงจรอ้างอิงแรงดันแบบซีมอสโดยปราศจากไบโพลาร์ทรานซิสเตอร์แฝง และวงจรสตาร์ทอัพ ซึ่งส่งผลให้พื้นที่ของชิปมีขนาดเล็กลงและเหมาะที่จะนำไปพัฒนาเป็นวงจรรวมต่อไป

หลักการทำงานของวงจรอ้างอิงแรงดันแบบซีมอส

หลักการทำงานของวงจรที่นำเสนอ ประกอบด้วยวงจรทั้งหมดสามส่วนหลักด้วยกัน (Suksawad, A. et al., 2013) ดังแสดงในรูปที่ 1



รูปที่ 1 บล็อกไดอะแกรมวงจรอ้างอิงแรงดัน

ส่วนแรกคือวงจรกำเนิดกระแสที่มีสัมประสิทธิ์เป็นบวกกับอุณหภูมิหรือ Proportional to Absolute Temperature (PTAT) ส่วนที่สองคือ วงจรกำเนิดกระแสที่มีสัมประสิทธิ์เป็นลบกับอุณหภูมิ หรือ Complementary to Absolute Temperature (CTAT) จากนั้นกระแสทั้งสองจะถูกนำมารวมกัน แล้วส่งต่อไปส่วนที่สาม เพื่อสร้างแรงดันอ้างอิง

ขั้นตอนการทำงานของวงจร

วงจรอ้างอิงแรงดันแบบซีมอสในงานวิจัยนี้แสดงดังรูปที่ 2 โดยแบ่งวงจรตามลักษณะการทำงานได้เป็น 3 ส่วน กล่าวคือมอสทรานซิสเตอร์ M1 M2 และ R1 ทำหน้าที่กำเนิดกระแส I_{PTAT} ซึ่งมอสทรานซิสเตอร์ M1 และ M2 ถูกกำหนดให้ทำงานในช่วงวิคอินเวอร์ชัน (Weak Inversion) โดยกำหนดให้

$$V_{GS_{M1}} < V_{th} \quad (1)$$

โดยที่ V_{th} คือแรงดันขีดเริ่ม (Threshold Voltage) และจากวงจรสามารถเขียนสมการความสัมพันธ์ของแรงดันที่ตกคร่อมขาเกตและซอร์สของมอสทรานซิสเตอร์ M1, M2 และ R1 ได้เป็น

$$V_{GS_{M1}} = V_{GS_{M2}} + V_{R1} \quad (2)$$

และสามารถหาแรงดันที่ตกคร่อมขาเกตและซอร์สได้จากสมการที่ (3) และ (4) (Suksawad, A. et al., 2013)

$$V_{GS_{M1}} = nV_T \ln\left(\frac{I_{ds1} \cdot L_1}{I_t \cdot W_1}\right) + V_{th} \quad (3)$$

$$V_{GS_{M2}} = nV_T \ln\left(\frac{I_{ds2} \cdot L_2}{mI_t \cdot W_2}\right) + V_{th} \quad (4)$$

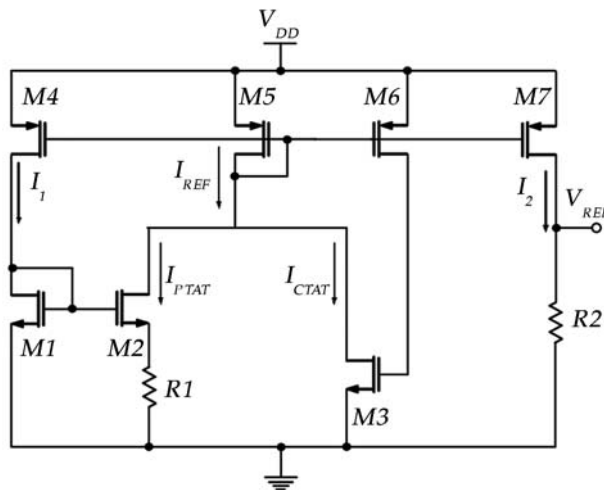
$$V_T = \frac{kT}{q} \quad (5)$$

เมื่อ V_T คือ แรงดันความร้อน (Thermal Voltage)
 k คือ ค่าคงที่ของ Boltzmann มีค่าเท่ากับ $1.38 \times 10^{-23} \text{ J/}^\circ\text{K}$
 q คือ ค่าประจุไฟฟ้ามีค่าเท่ากับ $1.6 \times 10^{-19} \text{ C}$
 T คือ อุณหภูมิทดสอบ ($^\circ\text{K}$)
 n คือ Slope factor ใน PSPICE กำหนดให้มีค่าอยู่ระหว่าง 1.5 - 2

แทนสมการที่ (3) และ (4) ในสมการที่ (2) เพื่อหากระแส I_{PTAT} จะได้

$$I_{PTAT} = \frac{nkT \ln(m)}{qR_1} \quad (6)$$

จากสมการที่ (6) เห็นได้ว่า กระแส I_{PTAT} จะมีค่าเพิ่มขึ้นตามอุณหภูมิที่เพิ่มสูงขึ้น และ m คือ อัตราส่วนของมอสทรานซิสเตอร์ (Aspect Ratio) ระหว่าง M1 กับ M2 ในวงจรที่นำเสนอกำหนดให้มีค่าเท่ากับ 20



รูปที่ 2 วงจรอ้างอิงแรงดันแบบซีมอส

ในส่วนวงจรกำเนิดกระแส I_{CTAT} ประกอบด้วยมอสทรานซิสเตอร์ M3 และ M6 โดยที่มอสทรานซิสเตอร์ M6 ทำหน้าที่ป้อนแรงดันให้กับขาเกต - ซอร์ส ของ M3 ซึ่งถูกกำหนดให้ทำงานในช่วงไม้อิ่มตัว (Triode Region) และสามารถเขียนสมการกระแสเดรน (Behzad, R., 2001) ของ M3 หรือกระแส I_{CTAT} ได้เป็น

$$I_{DS_{M3}} = \mu_n C_{ox} \frac{W3}{L3} \left[(V_{GS_{M3}} - V_{TH}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (7)$$

ในกรณีที่

$$\frac{V_{DS}^2}{2} = (V_{GS_{M3}} - V_{TH}) V_{DS} \quad (8)$$

สามารถเขียนสมการที่ (7) ใหม่ได้เป็น

$$I_{DS_{M3}} = \mu_n C_{ox} \frac{W3}{L3} (V_{GS_{M3}} - V_{TH}) V_{DS} \quad (9)$$

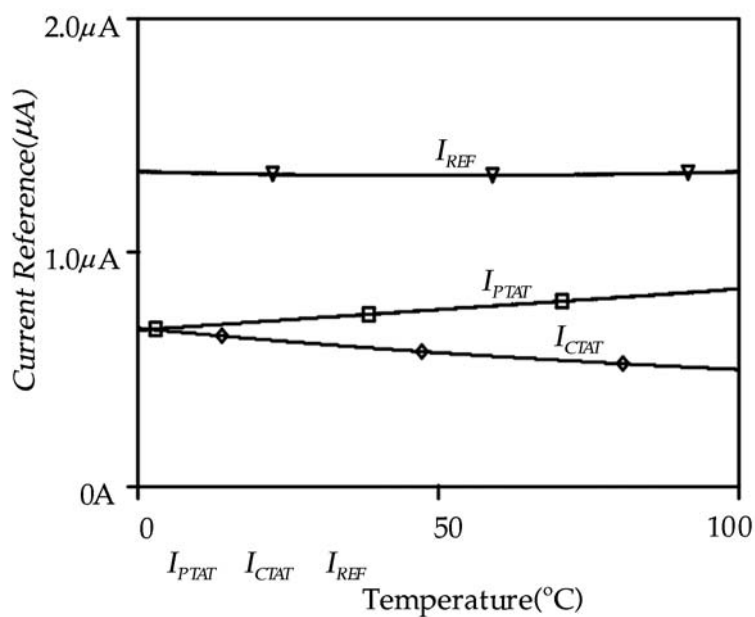
เมื่อ μ_n คือ สภาพคล่องตัวของโฮลหรืออิเล็กตรอน (Mobility of Hole or Electron) ส่วน C_{ox} คือค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์ (Electron Charge Per Unit Area) และ μ_n เป็นพารามิเตอร์ที่มีผลกระทบกับการเปลี่ยนแปลงของอุณหภูมิสามารถเขียนสมการได้จากสมการที่ (10) (Laleh, N. and Igor, M. F., 2004)

$$\mu_n(T) = \mu_n(T_0) \left(\frac{T}{T_0} \right)^{-M} \quad (10)$$

ซึ่ง $\mu_n(T_0)$ คือสภาพคล่องตัวของโฮลหรืออิเล็กตรอนที่อุณหภูมิห้อง T_0 คืออุณหภูมิห้อง (300°K) T คืออุณหภูมิทดสอบ และ M คือ Mobility Temperature Exponent สมการที่ (10) แสดงให้เห็นถึงการเปลี่ยนแปลงค่าของ $\mu_n(T)$ ที่อุณหภูมิทดสอบ กล่าวคือเมื่ออุณหภูมิทดสอบมีค่าเพิ่มสูงขึ้นจะส่งผลให้ $\mu_n(T)$ มีค่าลดลงตามการเพิ่มขึ้นของอุณหภูมิ และเมื่อแทนสมการที่ (10) ในสมการที่ (9) จะเห็นได้ว่า $I_{DS_{M3}}$ จะมีค่าลดลงเมื่ออุณหภูมิที่เพิ่มสูงขึ้น หรือเรียกว่ากระแสนี้ว่า I_{CTAT}

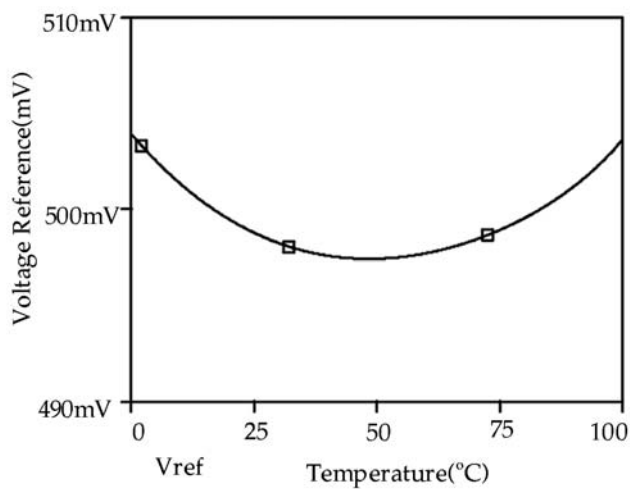
ผลการจำลองการทำงานของวงจร

เพื่อยืนยันถึงสมรรถนะในการทำงานของวงจรอ้างอิงแรงดันแบบซีมอสที่นำเสนอ ได้จำลองการทำงานของวงจรด้วยโปรแกรม PSPICE โดยใช้พารามิเตอร์เทคโนโลยีซีมอส TSMC 0.35 μm ที่ระดับแหล่งจ่ายแรงดัน 2V และทดสอบที่อุณหภูมิ 0 ถึง 100°C



รูปที่ 3 กระแส I_{CTAT} , I_{PTAT} และ I_{REF}

รูปที่ 3 แสดงให้เห็นถึงทิศทางการเปลี่ยนแปลงของกระแส I_{CTAT} และ I_{PTAT} ซึ่งมีความสัมพันธ์กับการเพิ่มขึ้นของอุณหภูมิ ในส่วนกระแส I_{CTAT} จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มสูงขึ้น และ I_{PTAT} มีค่าเพิ่มขึ้นตามการเพิ่มขึ้นของอุณหภูมิ จากนั้นกระแสทั้งสองจะถูกรวมกันที่มอสทรานซิสเตอร์ M3 เพื่อสร้างกระแส I_{REF} ซึ่งมีค่าคงที่และมีผลกระทบต่ำจากการเปลี่ยนแปลงของอุณหภูมิ



รูปที่ 4 แรงดันอ้างอิงเอาต์พุตของวงจร

รูปที่ 4 แสดงแรงดันอ้างอิงที่เอาต์พุตของวงจรที่ระดับแรงดันอ้างอิง $500 \pm 2.8\text{mV}$ ค่าสัมประสิทธิ์อุณหภูมิของแรงดันอ้างอิงเอาต์พุต $112\text{ ppm}/^{\circ}\text{C}$ ที่อุณหภูมิทดสอบอยู่ระหว่าง 0 ถึง 100°C มีอัตราการสูญเสียกำลังงานเพียง $8\text{ }\mu\text{W}$

สรุป

วงจรอ้างอิงแรงดันแบบซีมอสที่นำเสนอในงานวิจัยนี้ สามารถทำงานได้โดยไม่ต้องอาศัยวงจรสตาร์ทอัพจากภายนอกและมีหลักการการทำงานที่ไม่ซับซ้อน ทำให้สามารถลดจำนวนอุปกรณ์ที่ใช้เป็นส่วนประกอบหลักของวงจร ซึ่งส่งผลให้วงจรมีอัตราการผลิตเปลี่ยนแปลงกำลังงานที่ต่ำลง อีกทั้งยังเหมาะที่จะนำไปพัฒนาเป็นวงจรรวมต่อไป

กิตติกรรมประกาศ

ขอขอบคุณ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลอีสาน วิทยาเขตขอนแก่น ที่ให้การสนับสนุนทุนที่ใช้ในงานวิจัย

References

- Boni, A. (2002). Op-Amps and startup circuits for CMOS bandgap references with near 1-V supply. *IEEE Journal of Solid-State Circuits*. Vol. 37. Issue. 10. pp. 1339-1343
- Banba, H., Shiga, H., Umezawa, A., Miyaba, T., Tanzawa, T., Atsumi, S., and Sakui, K. (1999). A CMOS bandgap reference circuit with sub-1-V operation. *IEEE Journal of Solid-State Circuits*. Vol. 34. no. 6. pp. 670-674
- Behzad, R. (2001). *Design of Analog CMOS Integrated Circuits*. McGraw-Hill. Singapore
- Huang, P. H., Lin, H. and Lin Y. T. (2006). A simple sub-threshold CMOS voltage reference circuit with channel length modulation compensation. *IEEE Transactions on Circuits and Systems II: Express Briefs*. Vol. 53. Issue. 9. pp. 882-885
- Laleh, N. and Igor, M.F. (2004). Towards a sub-1V CMOS voltage reference. *IEEE ISCAS*. pp. I-53 - I-56
- Suksawad, A., Sa-ngiamvibool, W. and Hongprasit, S. (2013). Design of CMOS Voltage Reference Circuit. *RMUTP Research Journal Special Issue*. pp. 449-460