

การออกแบบวงจรวัดสัญญาณส่วนหน้าอัตราการกินพลังงานต่ำและสัญญาณรบกวนต่ำ  
ที่มีความสามารถในการต้านการเคลือบแฝงแบบปรับได้ทางอิเล็กทรอนิกส์  
สำหรับการวัดสัญญาณคลื่นไฟฟ้าหัวใจ

Design of A Low-Power Low-Noise Analog Frontend with Electronically Tunable  
Anti-Aliasing Capability for Electrocardiogram Recording

อินทัช ยงพานิชย์<sup>1</sup> วรธร วัฒนพานิช<sup>2\*</sup>

บริษัท ซิลิคอน คราฟท์ เทคโนโลยี จำกัด (มหาชน)<sup>1</sup>

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษตรศาสตร์<sup>1,2</sup>

E-mail: intouch.yongpanich@sic.co.th, fengwdw@ku.ac.th

\* ผู้ประพันธ์บรรณกิจ (corresponding author)



บทคัดย่อ

งานวิจัยฉบับนี้นำเสนอการออกแบบวงจรวัดสัญญาณส่วนหน้า (Analog Frontend: AFE) ที่มีอัตราการกินพลังงานต่ำและมีสัญญาณรบกวนอ้างอิงไปที่อินพุตต่ำ ซึ่งออกแบบโดยใช้เทคนิคการสับสัญญาณ (chopping) สำหรับอุปกรณ์วัดสัญญาณคลื่นไฟฟ้าหัวใจ (Electrocardiogram: ECG) แบบติดตามตัวที่ไม่จำเป็นต้องมีวงจรต้านการเคลือบแฝงเพิ่มเติม (Anti-aliasing filter) เนื่องจากวงจรวัดสัญญาณส่วนหน้าถูกออกแบบมาให้สามารถปรับแบนด์วิดท์ให้ต่ำลงได้ โดยการใช้เทคนิค duty-cycle resistance (DCR) ซึ่งสามารถปรับแบนด์วิดท์ที่ต่ำสุดถึง 200 Hz โดยไม่เป็นการเพิ่มพื้นที่ของวงจรและไม่เป็นการเพิ่มสัญญาณรบกวนอ้างอิงไปที่อินพุตอย่างมีนัยสำคัญ โดยในงานวิจัยนี้ได้ออกแบบวงจรรวมในเทคโนโลยี CMOS ขนาด 180 nm โดยวงจรรวมใช้แรงดันซัพพลาย 1.2 V กินพลังงานอยู่ที่ 2.32  $\mu\text{W}$  มีอัตราขยาย 20 V/V และสามารถวัดสัญญาณรบกวนที่อินพุต (Input-referred Noise: IRN) ได้เท่ากับ 1.6  $\mu\text{V}_{\text{rms}}$  ในช่วงความถี่ 1 ถึง 250 Hz



คำสำคัญ:

วงจรวัดสัญญาณส่วนหน้า; สัญญาณคลื่นไฟฟ้าหัวใจ; อัตราการกินพลังงานต่ำ; วงจรกรองต้านการเคลือบแฝง; การออกแบบวงจรรวมพลังงานต่ำ



Abstract

This paper presents the design of a low-power low-noise chopped analog frontend (AFE) for wearable electrocardiogram recording devices. The AFE has an embedded anti-aliasing filter without the need of an additional lowpass filter, which saves the chip area and overall power consumption without significantly increasing the AFE's input-referred

noise. The AFE's cutoff frequency can be tuned to the minimum value of 200 Hz via electronically tuning a resistance value with the duty-cycle resistance technique. Designed and fabricated in a 180-nm CMOS process, the AFE, operating from a 1.2-V supply voltage and occupying an area of 0.55 mm<sup>2</sup>, provides a gain of 20 V/V, consumes 2.32  $\mu$ W of power, and exhibits an input-referred noise of 1.6  $\mu$ V<sub>rms</sub> integrated from 1-250 Hz.

**Keywords:** Analog Frontend; Electrocardiogram; Low-power; Anti-aliasing filter; low-power integrated circuit

## 1. บทนำ

สังคมไทยได้เริ่มเข้าสู่ภาวะสังคมผู้สูงอายุ ตั้งแต่ปี พ.ศ. 2548 โดยสาเหตุของการเพิ่มขึ้นของ สัดส่วนผู้สูงอายุนั้นมีสาเหตุมาจากการพัฒนาทาง เทคโนโลยีทางการแพทย์และระบบสาธารณสุข อันส่งผลให้ประชากรมีอายุที่ยืนยาวมากขึ้น และอีก เหตุผลคือ การลดลงของจำนวนการมีบุตรต่อหนึ่ง ครอบครัวที่มีสาเหตุมาจากค่านิยมทางสังคมที่เปลี่ยน ไป ทั้งสองเหตุผลที่กล่าวมาข้างต้นนี้นำไปสู่การเพิ่มขึ้น ของสัดส่วนประชากรผู้สูงอายุต่อประชากรช่วงวัย อื่น ๆ [1]

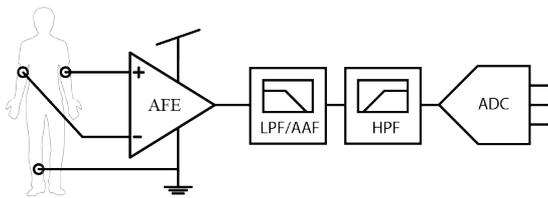
ถึงแม้จากข้อมูลสถิติจะบ่งบอกถึงการมีอายุขัย ที่มากขึ้นของประชากรเฉลี่ย แต่เพราะด้วยการเพิ่มขึ้น ของจำนวนประชากรทั้งหมดทำให้ภายในปี พ.ศ. 2562 มีอัตราการเสียชีวิตของจำนวนประชากรทั่วโลกสูง ถึง 55.4 ล้านคน โดย 32% ของอัตราการเสียชีวิต ดังกล่าว หรือคิดเป็นจำนวน 17.9 ล้านคน มาจาก โรคหัวใจและหลอดเลือด [2] ซึ่งมีแนวโน้มที่จะเพิ่ม มากขึ้นเนื่องจากการเพิ่มขึ้นของประชากรในกลุ่ม ผู้สูงอายุ ซึ่งประชากรกลุ่มนี้เป็นกลุ่มที่มีความเสี่ยงสูง

ในการเป็นโรคหัวใจและหลอดเลือดเนื่องจากมีปัญหา สุขภาพเป็นทุนเดิมอยู่แล้ว อาทิ โรคเบาหวาน โรค ความดันโลหิตสูง ภาวะไขมันในเลือดผิดปกติ ในทาง กลับกัน ปัจจัยที่ช่วยลดความเสี่ยงในการเป็นโรค หัวใจและหลอดเลือด คือ การรับประทานอาหารที่มี ประโยชน์ การออกกำลังกายสม่ำเสมอ การหลีกเลี่ยง การดื่มแอลกอฮอล์ และควรหมั่นตรวจสุขภาพของ หัวใจอย่างสม่ำเสมอเพื่อป้องกันและรักษาอย่าง ทันทีทันที่ [3]

ทั้งนี้การวินิจฉัยอาการของโรคหัวใจและ หลอดเลือดนั้นจำเป็นต้องใช้เครื่องมือวัดสัญญาณ คลื่นไฟฟ้าหัวใจที่อยู่ในโรงพยาบาล ซึ่งในโรคหัวใจ บางประเภทนั้นจะแสดงอาการแค่ช่วงเวลาสั้น ๆ ส่งผลให้ผู้ป่วยต้องไปโรงพยาบาลบ่อยครั้งเพื่อใช้ เครื่องมือวัดสัญญาณคลื่นไฟฟ้าหัวใจในการวินิจฉัย อันเป็นการสร้างความไม่สะดวกสบาย และเป็นการ เพิ่มค่าใช้จ่ายแก่ผู้ป่วยด้วย ดังนั้นเครื่องมือวัดสัญญาณ คลื่นไฟฟ้าหัวใจแบบติดตามตัว (wearable electrocardiography device) จึงได้ถูกพัฒนาขึ้น

โดยมีจุดประสงค์ให้มีขนาดเล็กกะทัดรัดเพื่อให้สามารถใช้ติดตามตัวผู้ป่วยเพื่อวัดคลื่นไฟฟ้าหัวใจได้เป็นเวลานาน โดยที่ไม่กระทบต่อการใช้ชีวิตประจำวันและยังคงซึ่งคุณภาพของสัญญาณ [4-7]

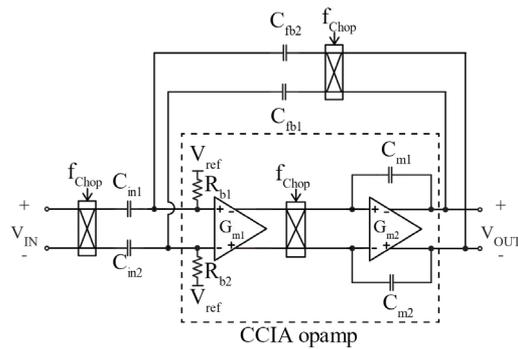
โดยทั่วไปเครื่องมือวัดสัญญาณคลื่นไฟฟ้าหัวใจแบบติดตามตัวประกอบด้วยวงจรดังในภาพที่ 1



ภาพที่ 1 วงจรสำหรับเครื่องมือวัดสัญญาณคลื่นไฟฟ้าหัวใจแบบติดตามตัว

**1.1 วงจรวัดสัญญาณส่วนหน้า (Analog Frontend: AFE)** ทำหน้าที่ขยายสัญญาณคลื่นไฟฟ้าหัวใจจากร่างกาย โดยในวงจรขยายนี้ต้องมีสัญญาณรบกวนอ้างอิงไปที่อินพุต (Input-referred Noise: IRN) ต่ำกว่า  $30 \mu V_{pp}$  [8] ซึ่งเป็นมาตรฐานสำหรับเครื่องมือวัดสัญญาณคลื่นไฟฟ้าหัวใจ โดยเทคนิคที่นิยมนำมาออกแบบเพื่อให้สามารถควบคุมสัญญาณรบกวนได้สอดคล้องกับมาตรฐานที่กล่าวข้างต้นคือเทคนิคการสลับสัญญาณ (chopping) [9-13] ดังภาพที่ 2 เนื่องจากเทคนิคนี้จะทำการย้ายสัญญาณไปที่ความถี่สูงก่อนเข้าสู่วงจรขยายขั้นที่หนึ่ง (first stage) ซึ่งเป็นความถี่ที่สูงพอที่สัญญาณจะไม่ถูกรบกวนโดยสัญญาณรบกวนกระพริบ (flicker noise) ของทรานซิสเตอร์ต่าง ๆ ในวงจร ดังนั้นเมื่อสัญญาณถูกย้ายไปที่ความถี่สูงแล้ว การออกแบบจึงสามารถ

มุ่งไปที่การลดสัญญาณรบกวนความร้อน (thermal noise) ของวงจรเป็นหลัก ซึ่งสามารถลดได้ง่ายกว่าด้วยเทคนิคทางการออกแบบวงจรต่าง ๆ นอกจากนี้วงจรวัดสัญญาณส่วนหน้าจำเป็นต้องมีแบนด์วิดท์ (bandwidth) ที่มากพอสำหรับการขยายสัญญาณคลื่นไฟฟ้าหัวใจ โดยสัญญาณคลื่นไฟฟ้าหัวใจนั้นมีแบนด์วิดท์อยู่ในช่วงประมาณ 0.05-150 Hz [14] ดังนั้นแบนด์วิดท์ของวงจรวัดสัญญาณส่วนหน้าจึงไม่ควรที่จะสูงเกินแบนด์วิดท์ของสัญญาณนัก เนื่องจากจะส่งผลให้วงจรส่วนหน้ารับสัญญาณรบกวนความร้อนในช่วงความถี่ที่กว้างเกินความจำเป็น อันจะทำให้สัญญาณรบกวนอ้างอิงไปที่อินพุตสูงเกินจำเป็นด้วย



ภาพที่ 2 วงจร CCIA [9]

**1.2 วงจรกรองผ่านต่ำ (Lowpass filter (LPF) หรือ Anti-aliasing filter (AAF))** ทำหน้าที่กรองสัญญาณที่มีความถี่ที่สูงเกินแบนด์วิดท์ของสัญญาณคลื่นไฟฟ้าหัวใจทิ้งไป เพื่อป้องกันการเกิดการเคลือบแฝง (aliasing) ของสัญญาณรบกวนความร้อนจากการซีกตัวอย่าง (sampling) โดยวงจรแปลงสัญญาณอุปมานเป็นเชิงเลข (analog-to-digital

converter หรือ ADC) ซึ่งมีอัตราการซีกตัวอย่าง (sampling rate) ที่จำกัด ทั้งนี้วงจร AAF มีความสำคัญเนื่องจากแบนด์วิดท์ของวงจรวัดสัญญาณส่วนหน้า มักถูกออกแบบให้มีค่าสูงกว่าแบนด์วิดท์ของสัญญาณคลื่นไฟฟ้าหัวใจพอสมควร เพื่อไม่ให้มีพื้นที่ของวงจรที่ใหญ่เกินไป อันเป็นการประหยัดพื้นที่ของแผงวงจรรวมในการออกแบบ

ซึ่งหากพิจารณาวงจรจากงานวิจัย [9] ดังในภาพที่ 2 จะเห็นว่าแบนด์วิดท์ของวงจรหรือความถี่ตัด (cutoff frequency) ถูกกำหนดโดยสมการที่ (1)

$$f_{-3dB} = \frac{C_{fb1,2}}{(C_{in1,2} + C_{fb1,2})} \times \frac{G_{m1}}{2\pi C_{m1,2}} \quad (1)$$

โดย  $G_{m1}$  หมายถึงค่าทรานส์คอนดักแทนซ์ (transconductance) ของวงจรรขยาย  $G_{m1}$  หากต้องการปรับลดแบนด์วิดท์ของวงจรวัดสัญญาณส่วนหน้าด้วยการปรับค่า  $G_{m1}$  ให้ต่ำลง จะส่งผลให้สัญญาณรบกวนความร้อนของวงจรมีค่าสูงขึ้น นอกจากนี้ การปรับลดแบนด์วิดท์ด้วยการปรับเพิ่มขนาดของ  $C_{m1,2}$  นั้นจะส่งผลให้วงจรกินพื้นที่ภายในชิปมากขึ้น ดังนั้นการเพิ่มขนาดของ  $C_{m1,2}$  จึงสามารถทำได้อย่างจำกัด กล่าวโดยสรุปคือการปรับแบนด์วิดท์ของวงจรวัดสัญญาณส่วนหน้าให้ต่ำเพียงพอสำหรับการวัดสัญญาณคลื่นไฟฟ้าหัวใจ โดยไม่ทำให้ขนาดของวงจรใหญ่เกินไปจึงทำได้ยาก

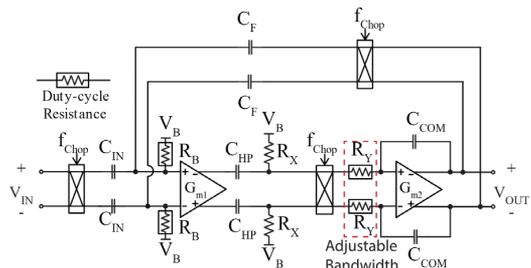
**1.3 วงจรกรองผ่านสูง (High pass filter (HPF))** ทำหน้าที่กรองสัญญาณที่มีความถี่ที่ต่ำกว่าแบนด์วิดท์ของสัญญาณคลื่นไฟฟ้าหัวใจทิ้งไป โดยส่วนใหญ่จะเป็นการกำจัดค่าศักย์ไฟฟ้าออฟเซตจากอิเล็กทรอนิกส์ที่ทำการวัด

**1.4 วงจร analog-to-digital converter (ADC)** ทำหน้าที่แปลงสัญญาณแอนะล็อกให้เป็นสัญญาณดิจิทัลเพื่อให้ง่ายต่อการประมวลผลโดยตัวประมวลผลสัญญาณเชิงเลข (digital signal processor) ต่อไป

โดยงานวิจัยฉบับนี้ต้องการนำเสนอการออกแบบวงจรวัดสัญญาณส่วนหน้าสำหรับอุปกรณ์วัดสัญญาณคลื่นไฟฟ้าหัวใจที่ออกแบบโดยใช้เทคนิคการสับสัญญาณ (chopping) โดยมีฟังก์ชันของวงจร AAF รวมอยู่ในวงจรวัดสัญญาณส่วนหน้านี้ด้วย อันส่งผลให้ไม่จำเป็นต้องมีวงจร AAF เฉพาะเพิ่มเติม ซึ่งจะเป็นการลดขนาดและอัตราการกินพลังงานของวงจรโดยรวม โดยการออกแบบนี้จะยังมุ่งเน้นให้วงจรวัดสัญญาณส่วนหน้ากินพลังงานต่ำและมีความสัญญาณรบกวนอ้างอิงไปที่อินพุตที่ต่ำด้วย

## 2. การออกแบบวงจรวัดสัญญาณส่วนหน้าสำหรับวัดสัญญาณคลื่นไฟฟ้าหัวใจที่ไม่จำเป็นต้องมีวงจร AAF

โดยวงจรที่นำเสนอในงานวิจัยนี้ประกอบด้วย 2 ส่วนคือ i) วงจรรขยายหลักและ ii) วงจรปรับแบนด์วิดท์ดังแสดงในภาพที่ 3



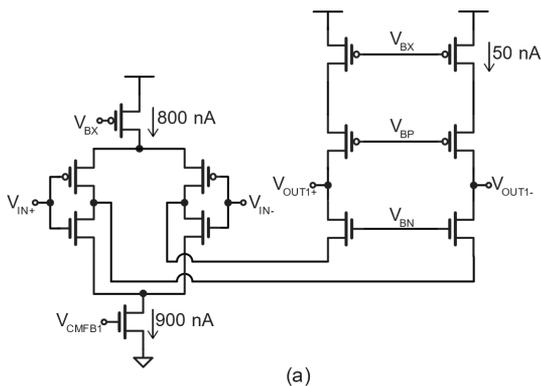
ภาพที่ 3 วงจรที่นำเสนอในงานวิจัยนี้

### 2.1 การออกแบบวงจรขยายหลัก

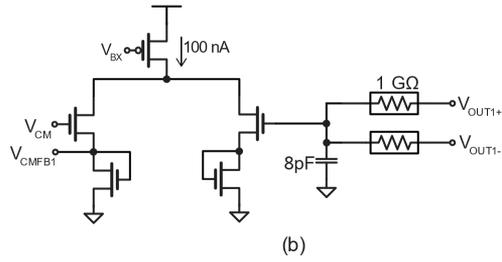
วงจรในภาพที่ 3 มีอัตราขยายในแบนด์ซึ่งถูกกำหนดโดยสัดส่วนระหว่างตัวเก็บประจุขาเข้า ( $C_{IN}$ ) และตัวเก็บประจุป้อนกลับ ( $C_F$ ) โดยวงจรขยายนี้ถูกออกแบบให้มีอัตราขยายเท่ากับ  $C_{IN}/C_F = 20 V/V$  โดยที่  $C_{IN}$  และ  $C_F$  มีค่าเท่ากับ 5 pF และ 250 fF ตามลำดับ โดยเราใช้ความถี่การสับ (chopping frequency) เท่ากับ  $f_{chop} = 10$  kHz หลังจากที่ได้ทำการออกแบบวงจรขยาย  $G_{m1}$  เพื่อให้มีความถี่หักมุมของสัญญาณรบกวนกระพริบ (flicker noise corner frequency) ที่มีค่าต่ำกว่า 10 kHz

#### 2.1.1 การออกแบบวงจรขยาย $G_{m1}$

วงจรขยาย  $G_{m1}$  ถูกออกแบบโดยใช้วงจรขยายชนิด folded cascode ดังในภาพที่ 4 (a) วงจรขยายชนิดนี้มีจุดเด่นในความสัมพันธ์ของการควบคุมค่าทรานส์คอนดักแทนซ์โดยรวมของวงจร ( $g_m$ ) และความต้านทานที่เอาต์พุต (output impedance) ทำให้สามารถออกแบบวงจรให้มีค่า  $g_m$  ที่สูงโดยที่ยังคงค่าความต้านทานที่เอาต์พุตให้สูงได้เช่นกัน



(a)



(b)

ภาพที่ 4 (a) วงจรขยาย  $G_{m1}$  (b) วงจรขยายแบบป้อนกลับโหมดร่วม (common-mode-feedback amplifier (CMFB)) สำหรับวงจรขยาย  $G_{m1}$

นอกจากนี้คู่อินพุตดิฟเฟอเรนเชียล (input differential pair) ของวงจรขยาย  $G_{m1}$  ยังใช้เทคนิคการใช้กระแสซ้ำ (current reuse) เพื่อเพิ่มค่า  $g_m$  ของวงจรโดยใช้กระแสเท่าเดิม โดยกระแสโดยรวมที่ใช้ในวงจรขยาย  $G_{m1}$  มีค่าเท่ากับ 900 nA โดย 800 nA อยู่ในกิ่งของคู่อินพุตดิฟเฟอเรนเชียล และ 100 nA อยู่ในกิ่งเอาพุต โดยเอาพุตของวงจรขยาย  $G_{m1}$  จะต่อกับตัวเก็บประจุ  $C_{HP}$  และตัวต้านทาน  $R_X$  ซึ่งมีค่าเท่ากับ 8 pF และ 10 MΩ ตามลำดับ โดย  $C_{HP}$  และ  $R_X$  นี้ทำหน้าที่เป็นวงจรกรองผ่านสูง เพื่อกันไม่ให้ศักย์ไฟฟ้าออฟเซตที่เกิดจากวงจรขยาย  $G_{m1}$  ผ่านไปที่วงจรขยาย  $G_{m2}$  ได้ แต่สัญญาณจากอินพุตยังสามารถผ่านไปได้เนื่องจากที่จุดนี้สัญญาณจากอินพุตถูกย้ายมาที่ความถี่สับ ( $f_{chop}$ ) แล้ว และเมื่อสัญญาณผ่านวงจรกรองผ่านสูงแล้วจะถูกย้ายกลับมาที่ความถี่เบสแบนด์จากการสับ (chopping) ที่หน้าวงจรขยาย  $G_{m2}$  (ที่ขั้วต่อทางซ้ายของตัวต้านทาน  $R_Y$ )

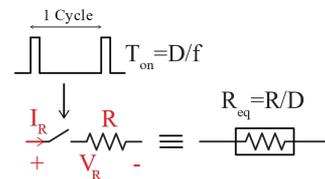
การกำหนดจุดทำงานโหมดร่วม (common mode) ที่เอาต์พุตของวงจรขยาย  $G_{m1}$  นั้นจะถูกกำหนดผ่านแรงดัน  $V_{CMFB1}$  โดยแรงดัน  $V_{CMFB1}$  โหนดนี้

จะถูกสร้างมาจากวงจรขยายแบบป้อนกลับโหมด  
ร่วม (CMFB) ดังแสดงในภาพที่ 4(b) โดยวงจรนี้จะ  
ทำหน้าที่ปรับจุดทำงานโหมดร่วมที่เอาต์พุตของ  
วงจรขยาย  $G_{m1}$  ให้มีค่าเท่ากับแรงดัน  $V_{CM}$  ที่ถูก  
ตั้งค่าไว้ที่ครึ่งหนึ่งของไฟเลี้ยง (0.6 V) สำหรับการ  
เลือกขนาดตัวต้านทานที่ใช้ในวงจร CMFB นั้นจะ  
เลือกให้มีค่ามากกว่าค่าความต้านทานที่เอาต์พุต  
ของ  $G_{m1}$  อย่างน้อย 20 เท่า เพื่อไม่เป็นการลดอัตรา  
ขยายแบบลูเปิดของวงจรขยาย  $G_{m1}$  ดังนั้นจึงเลือก  
ใช้ค่าความต้านทานขนาด 1 G $\Omega$  โดยตัวต้านทาน  
ดังกล่าวนี้ถูกสร้างมาจากตัวต้านทานตั้งต้นขนาด  
10 M $\Omega$  จากการใช้เทคนิค duty-cycle resistance  
(DCR) ในการเพิ่มขนาดตัวต้านทานให้มากขึ้นถึง  
100 เท่า โดยหลักการของเทคนิค DCR นั้นจะใช้  
การเปิดสวิตช์ในช่วงเวลาสั้นๆ ในหนึ่งคาบ ซึ่งทำให้  
กระแสเฉลี่ยที่ไหลผ่านตัวต้านทานตั้งต้นนั้นมีค่า  
ต่ำลงแบบสอดคล้องกับค่า duty ratio [10] ดังภาพ  
ที่ 5 โดยค่าตัวต้านทานสมมูลจะสามารถคำนวณ  
ได้จากสมการที่ (2)

$$R_{eq} = \frac{R}{D} \quad (2)$$

โดยตัวแปร R หมายถึงค่าความต้านทานตั้ง  
ต้นและ D หมายถึงค่า duty ratio ในการเปิดสวิตช์  
โดยความถี่ที่ใช้ในการเปิดสวิตช์นั้นจะถูกเลือกจาก  
แบนด์วิดท์ของสัญญาณที่ผ่าน  $R_{eq}$  โดยต้องเลือก  
ความถี่ให้สูงกว่าอย่างน้อยสองเท่าของแบนด์วิดท์  
ของสัญญาณเพื่อป้องกันการเกิดการเคลือบแผง  
ของสัญญาณขึ้น เนื่องจากเทคนิค DCR เป็นเทคนิค

การชักตัวอย่าง และเนื่องจากสัญญาณที่เอาต์พุต  
ของวงจรขยาย  $G_{m1}$  ซึ่งเป็นสัญญาณที่เข้าสู่วงจร  
CMFB ได้ถูกย้ายไปที่ความถี่  $f_{chop}$  ซึ่งมีค่าเท่ากับ  
10 kHz ดังนั้นความถี่ที่ใช้สำหรับควบคุมสวิตช์ DCR  
ตัวนี้จึงถูกเลือกให้มีค่าเท่ากับ 20 kHz และมีค่า  
duty ratio เท่ากับ 0.01 นอกจากนี้ยังใช้ตัวเก็บ  
ประจุขนาด 8 pF ที่ขาเกตของทรานซิสเตอร์ขาเข้า  
ของวงจร เพื่อสร้างโพลหลักสำหรับการเพิ่มเสถียรภาพ  
ของวงจร CMFB



Duty-cycle Resistance

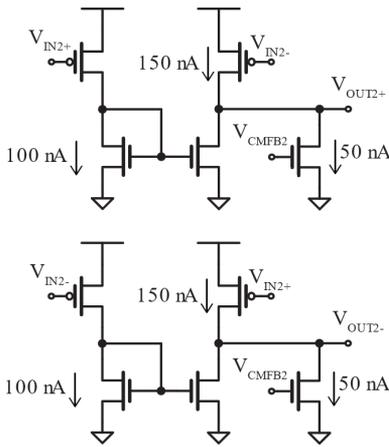
ภาพที่ 5 เทคนิค Duty-cycle Resistance (DCR)

### 2.1.2 การออกแบบวงจรขยาย $G_{m2}$

เนื่องจากวงจรขยาย  $G_{m2}$  ต้องทำหน้าที่ขับ  
โหลดซึ่งประกอบด้วยตัวเก็บประจุ ( $C_{COM}$ ) และ  
ความต้านทานประสิทธิผล (effective resistance)  
อันเกิดจากการสับตัวเก็บประจุ  $C_F$  การออกแบบ  
วงจรขยาย  $G_{m2}$  จึงใช้รูปแบบวงจรแบบ Class AB  
ดังแสดงในภาพที่ 6 เพื่อให้สามารถขับโหลดได้ดี  
สำหรับการไบอัสกระแสให้กับวงจรขยาย  $G_{m2}$  จะ  
ถูกกำหนดผ่านศักย์ไฟฟ้า  $V_B$  ที่ต่อกับ  $R_X$  โดยกระแส  
ที่ใช้ใน  $G_{m2}$  ทั้งหมดมีค่าเท่ากับ 500 nA

การกำหนดจุดทำงานแบบโหมดร่วมที่เอาต์พุต  
ของวงจรขยาย  $G_{m2}$  ทำโดยผ่านวงจร CMFB ที่มี  
รูปแบบวงจรดังแสดงในภาพที่ 4(b) เช่นเดียวกับ

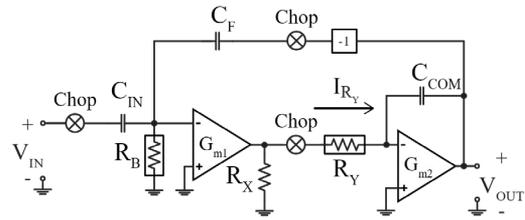
วงจร CMFB ของวงจรขยาย  $G_{m1}$  โดยตัวต้านทานที่ใช้ในวงจร CMFB สำหรับวงจรขยาย  $G_{m2}$  นั้นจะใช้เทคนิค DCR ในการเพิ่มค่าตัวต้านทานจากค่าตั้งต้น  $5\text{ M}\Omega$  เป็น  $500\text{ M}\Omega$  โดยสัญญาณที่ใช้ควบคุมการเปิดปิดสวิตช์ DCR จะใช้ค่าเดียวกับที่ใช้ในวงจร CMFB สำหรับวงจรขยาย  $G_{m1}$



ภาพที่ 6 วงจรขยาย  $G_{m2}$

## 2.2 การออกแบบวงจรปรับแบนด์วิดท์

การปรับแบนด์วิดท์ของวงจรวัดสัญญาณส่วนหน้านั้นใช้หลักการควบคุมปริมาณกระแสที่ไหลออกจากวงจรขยาย  $G_{m1}$  ไปสู่วงจรขยาย  $G_{m2}$  โดยสัดส่วนกระแสที่ไหลนั้นจะถูกกำหนดมาจากสัดส่วนระหว่าง  $R_X$  และ  $R_Y$  หากกำหนดให้สัญญาณจากวงจรขยาย  $G_{m1}$  ถูกย้ายไปที่ความถี่  $f_{chop}$  ซึ่งสูงกว่า cutoff frequency ของวงจรกรองผ่านสูงที่สร้างจาก  $C_{HP}$  และ  $R_X$  นอกจากนี้ความต้านทานขาเข้าสู่วงจรปรับแบนด์วิดท์ยังมีค่าเป็น  $R_Y$  ถึงแม้จะมีกระบวนการสับสัญญาณที่หน้า  $R_Y$  ดังนั้นเราจะได้วงจรสมมูลของวงจรวัดสัญญาณส่วนหน้าเป็นดังภาพที่ 7



ภาพที่ 7 วงจรสมมูลของวงจรวัดสัญญาณส่วนหน้า

จากภาพที่ 7 เราสามารถเขียน cutoff frequency ของฟังก์ชันถ่ายโอน (transfer function)  $V_{OUT}/V_{IN}$  ได้ดังสมการที่ (3)

$$f_{-3dB} = \frac{C_F}{(C_{IN} + C_F)} \times \frac{G_{m1}}{2\pi C_{COM}} \times \frac{R_X}{(R_X + R_Y)} \quad (3)$$

โดยเราจะเห็นได้จากสมการที่ (3) ว่า  $f_{-3dB}$  ของวงจรจะมีค่าขึ้นอยู่กับอัตราส่วนระหว่าง  $R_X$  และ  $R_X + R_Y$  ด้วย ซึ่งเราสามารถปรับอัตราส่วน  $R_X / (R_X + R_Y)$  เพื่อเป็นการปรับลด  $f_{-3dB}$  ลงจากค่าตั้งต้น (กรณี  $R_Y = 0$ ) ซึ่งเราสามารถปรับค่าของ  $R_Y$  ด้วยวิธีทางอิเล็กทรอนิกส์ในการปรับแบนด์วิดท์ของวงจรแทนที่จะเป็นการปรับค่าของ  $G_{m1}$  โดยข้อดีของวิธีนี้คือการปรับค่า  $R_Y$  ด้วยวิธีทางอิเล็กทรอนิกส์จะไม่เป็นการเพิ่มพื้นที่ของวงจร เช่นการปรับค่าของตัวเก็บประจุ  $C_{COM}$  ของวงจรในภาพที่ 2 และการปรับค่าของ  $R_Y$  จะไม่กระทบกับค่าของ  $G_{m1}$  ซึ่งมีผลกระทบต่อสัญญาณรบกวนอ้างอิงไปที่อินพุตของวงจรมากกว่า

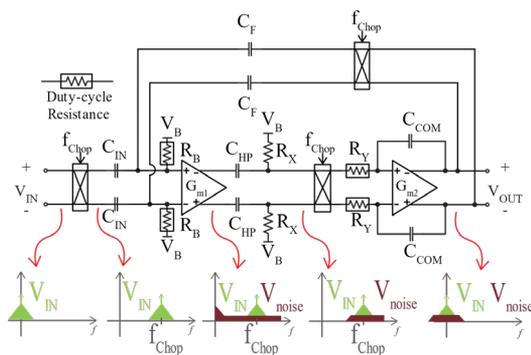
ในการสร้างตัวต้านทาน  $R_Y$  นั้น เราใช้เทคนิค DCR ในการเพิ่มค่าความต้านทานเช่นกัน โดยค่าตั้งต้นของ  $R_Y$  นั้นมีค่าเท่ากับ  $500\text{ k}\Omega$  โดยความถี่ที่ใช้สำหรับควบคุมการเปิดปิดสวิตช์ DCR นั้นจะใช้ค่า

เท่ากับ 20 kHz ส่วนการปรับค่าของ  $R_Y$  เรากระทำโดยการปรับ duty ratio ของสัญญาณที่ควบคุม  $R_Y$  ซึ่งเป็นสัญญาณที่ถูกสร้างจากภายนอกชิปด้วยบอร์ด FPGA

### 2.3 การวิเคราะห์สัญญาณรบกวน

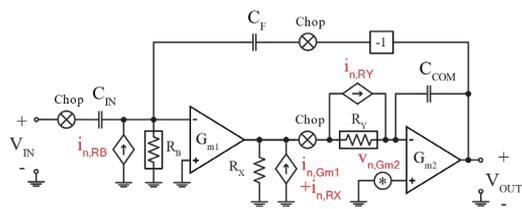
ถึงแม้การปรับค่า  $R_Y$  เพื่อปรับแบนด์วิดท์ของวงจรจะไม่กระทบต่อสัญญาณรบกวนที่อ้างอิงไปที่อินพุตเท่ากับการปรับค่า  $G_{m1}$  แต่ก็มีผลกระทบอยู่บ้าง ดังนั้น ในหัวข้อนี้เราจะทำการวิเคราะห์สัญญาณรบกวนของวงจรวัดสัญญาณส่วนหน้าโดยรวมเพื่อศึกษาว่าวิธีในการปรับแบนด์วิดท์ที่เสนอมีผลกระทบต่อสัญญาณรบกวนอ้างอิงไปที่อินพุตอย่างไร

ในการพิจารณาสัญญาณรบกวนที่จะกระทบต่อคุณภาพของสัญญาณคลื่นไฟฟ้าหัวใจ ( $V_{IN}$ ) เราจำเป็นต้องทราบว่าในแต่ละตำแหน่งของวงจรวัดสัญญาณส่วนหน้านั้น สัญญาณคลื่นไฟฟ้าหัวใจอยู่ในช่วงความถี่ใด โดยภาพที่ 8 แสดงความถี่ของสัญญาณคลื่นไฟฟ้าหัวใจในแต่ละตำแหน่งของวงจรวัดสัญญาณส่วนหน้า



ภาพที่ 8 แสดงความถี่ของสัญญาณคลื่นไฟฟ้าหัวใจในแต่ละตำแหน่งของวงจรวัดสัญญาณส่วนหน้า

หากพิจารณาสัญญาณที่บริเวณเอาต์พุตของวงจรขยาย  $G_{m1}$  ซึ่งสัญญาณถูกย้ายไปที่ความถี่  $f_{chop}$  แล้ว สัญญาณรบกวนที่มีย่านความถี่เดียวกันกับสัญญาณคลื่นไฟฟ้าหัวใจจะเป็นสัญญาณรบกวนความร้อนอันเกิดจาก  $R_B$ ,  $G_{m1}$  และ  $R_X$  และหลังจากสัญญาณคลื่นไฟฟ้าหัวใจถูกย้ายมาที่ความถี่เบสแบนด์ก่อนจะเข้าสู่วงจรขยาย  $G_{m2}$  (บริเวณจุดต่อทางซ้ายของตัวต้านทาน  $R_Y$ ) สัญญาณรบกวนเพิ่มเติมที่จะรบกวนสัญญาณคลื่นไฟฟ้าหัวใจนั้นจะเป็นสัญญาณรบกวนที่เบสแบนด์ของจากทั้ง  $R_Y$  และวงจรขยาย  $G_{m2}$  โดยสัญญาณรบกวนจาก  $R_Y$  จะเป็นสัญญาณรบกวนความร้อนเป็นหลัก ในขณะที่สัญญาณรบกวนจาก  $G_{m2}$  จะเป็นทั้งสัญญาณรบกวนกระพริบและสัญญาณรบกวนความร้อน อย่างไรก็ตาม เนื่องจากสัญญาณคลื่นไฟฟ้าหัวใจได้ถูกขยายมาด้วยอัตราขยายที่สูงของวงจรขยาย  $G_{m1}$  สัญญาณรบกวนจาก  $R_Y$  และ  $G_{m2}$  จะไม่ทำคุณภาพของสัญญาณคลื่นไฟฟ้าหัวใจแย่งลงมากนัก เราสามารถสรุปผลของสัญญาณรบกวนจากแหล่งต่าง ๆ ที่กล่าวมาข้างต้นด้วยวงจรมูลดังภาพที่ 9



ภาพที่ 9 วงจรมูลแสดงสัญญาณรบกวน

จากภาพที่ 9 เราสามารถเขียนสมการสัญญาณรบกวนที่ส่งผลไปที่อินพุตของวงจรได้ดังสมการที่ (4)

$$v_{n,in}^2 = \left( \frac{C_{IN} + C_F}{C_{IN} G_{m1}} \right)^2 \left[ i_{n,Gm1}^2 + 2 \left( \frac{1}{R_X} \right)^2 v_{n,R_Y}^2 + 2i_{n,RX}^2 + \left( \frac{1}{R_X + R_Y \left( \frac{1}{SC_{COM}} \right)} \right)^2 i_{n,Gm2}^2 + 2 \left( \frac{G_{m1}}{2f_{chop} (C_{IN} + C_F)} \right)^2 i_{n,RB}^2 \right] \quad (4)$$

โดยที่  $v_{n,R_Y}^2 = i_{n,R_Y}^2 R_Y^2$  และ  $i_{n,Gm2}^2 = G_{m2}^2 V_{n,Gm2}^2$  ซึ่งสมการที่ (4) แสดงให้เห็นว่าสัญญาณรบกวนจาก วงจรขยาย  $G_{m2}$  (พจน์  $i_{n,Gm2}^2$ ) จะไม่เปลี่ยนแปลง ตามการปรับแบนด์วิดท์เฉพาะในช่วงความถี่ตั้ง สมการที่ (5)

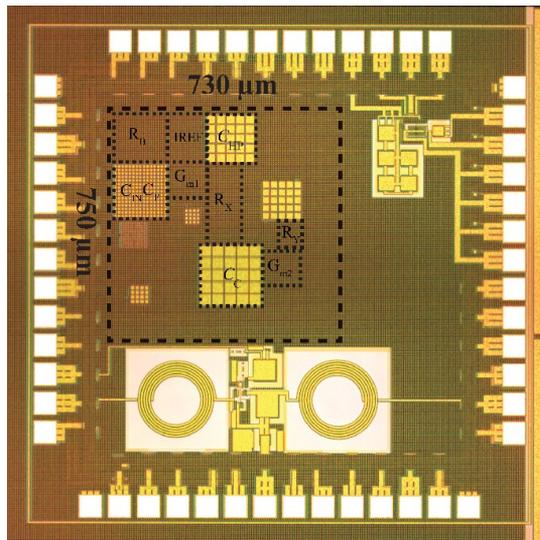
$$f < \frac{1}{2\pi(R_X + R_Y)C_{COM}} \quad (5)$$

และจากสมการที่ (5) ถ้าเรากำหนดให้  $C_{COM}$  เท่ากับ 15 pF,  $R_X$  เท่ากับ 10 MΩ และต้องการ ปรับแบนด์วิดท์ลงประมาณ 10 เท่าจากค่าตั้งต้น โดยทำให้  $R_Y$  มีค่าประมาณ 100 MΩ จากค่าที่ กำหนดข้างต้น จะทำให้สัญญาณรบกวนจากวงจร ขยาย  $G_{m2}$  เริ่มมีค่าเพิ่มขึ้นที่ความถี่ 96 Hz นอกจากนี้การปรับแบนด์วิดท์ให้ลดลงยังส่งผลต่อสัญญาณ รบกวนจาก  $R_Y$  ที่มีค่าเพิ่มขึ้น โดยสามารถเขียน สมการสัญญาณรบกวนของ  $R_Y$  ที่ส่งผลไปที่อินพุต ของวงจรได้ดังสมการที่ (6)

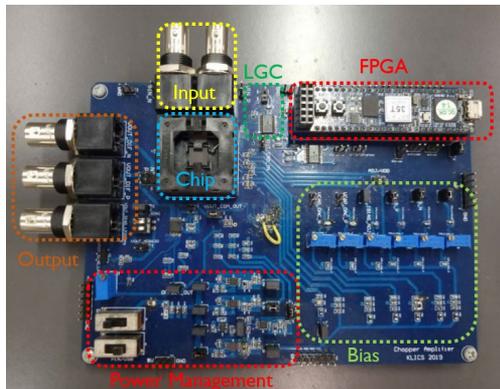
$$v_{n,in,R_Y}^2 = \left( \frac{C_F + C_{IN}}{C_{IN} G_{m1}} \right)^2 \left( \frac{1}{R_X} \right)^2 2v_{n,R_Y}^2 \quad (6)$$

### 3. การวัดผลการออกแบบวงจร

วงจรไมโครชิปที่ออกแบบในงานวิจัยนี้ได้ถูก ผลิตในเทคโนโลยี 180 nm CMOS จาก United Microelectronics Corp. (UMC) โดยภาพถ่ายของ ชิปเป็นดังแสดงในภาพที่ 9 โดยวงจรกินพื้นที่ทั้งหมด เท่ากับ 0.55 mm<sup>2</sup> ภาพที่ 10 แสดงแผงวงจรพิมพ์ (printed circuit board) สำหรับการทดสอบชิปที่ ถูกผลิตมา โดยบนแผงวงจรพิมพ์มีการใช้ FPGA รุ่น Cmod A7-35T ในการสร้างสัญญาณนาฬิกาสำหรับการ สับสัญญาณ และสัญญาณควบคุมสำหรับตัว ต้านทานบนชิปที่ใช้เทคนิค DCR ทั้งหมด และจาก การทำงานที่แรงดันซัพพลาย 1.2 V วงจรมีการกิน กระแสเท่ากับ 1.96 μA



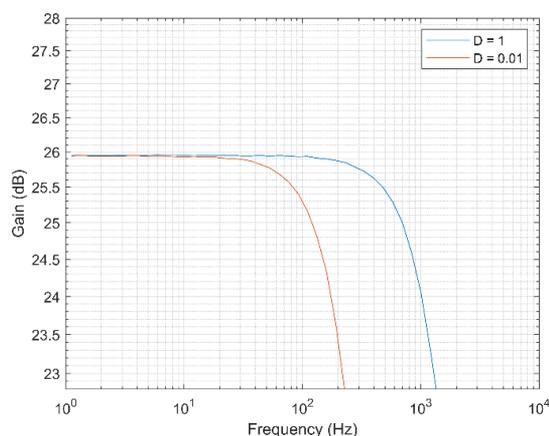
ภาพที่ 9 ภาพถ่ายไมโครชิป (Microchip)



ภาพที่ 10 บอร์ดสำหรับวัดผล

### 3.1 ผลการวัดการปรับแบนด์วิดท์

สำหรับการวัดผลการปรับแบนด์วิดท์ของวงจร ขยายส่วนหน้าสุดในงานวิจัยนี้จะใช้การวัดฟังก์ชันถ่ายโอนจากอินพุตสู่เอาต์พุตด้วย Network Analyzer ที่อยู่ในอุปกรณ์ Analog Discovery 2 โดยจะทำการวัดเทียบกัน 2 กรณีคือ duty ratio ของ  $R_Y$  เท่ากับ 1 และ 0.01 ซึ่งส่งผลให้ได้ cutoff frequency เท่ากับ 1.3 kHz และ 200 Hz ตามลำดับ ดังแสดงในภาพที่ 11

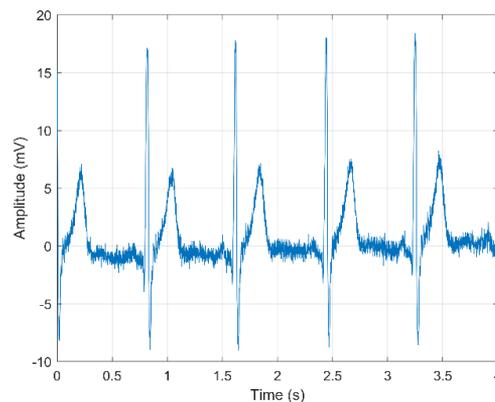


ภาพที่ 11 ผลการวัด Signal Transfer Function ของวงจรขยายส่วนหน้าสุด

ดังนั้นจะเห็นได้ว่าการใช้ duty ratio ของ  $R_Y$  เท่ากับ 0.01 จะส่งผลให้วงจรวัดสัญญาณส่วนหน้ามีแบนด์วิดท์ที่ใกล้เคียงกับแบนด์วิดท์ที่ต้องการสำหรับการวัดคลื่นไฟฟ้าหัวใจโดยที่ไม่ต้องลดขนาดของ  $G_{m1}$  หรือเพิ่มขนาดของ  $C_{COM}$

### 3.2 ผลการวัดสัญญาณ ECG

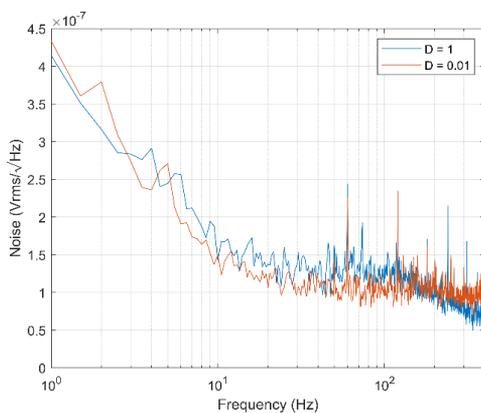
สำหรับการวัดสัญญาณคลื่นไฟฟ้าหัวใจจากร่างกายนั้นจะเป็นการวัดสัญญาณคลื่นไฟฟ้าหัวใจแบบ 1 lead โดยอิเล็กโทรดแรกจะแปะที่แขนขวา สำหรับอินพุตด้านบวก อิเล็กโทรดที่สองแปะที่แขนซ้ายสำหรับอินพุตด้านลบและอิเล็กโทรดที่สามแปะที่ขาขวาสำหรับต่อกราวด์ของวงจร โดยประเภทอิเล็กโทรดที่ใช้ทั้งสามนั้นจะเป็นอิเล็กโทรดแบบเปียก (Monitoring Electrode 2239, 3M Ltd.) และปรับ duty ratio ของ  $R_Y$  เท่ากับ 0.01 เพื่อให้ได้แบนด์วิดท์ของวงจรขยายส่วนหน้าสุดเท่ากับ 200 Hz จากนั้นวัดสัญญาณด้วยออสซิลโลสโคปจากอุปกรณ์ Analog Discovery 2 โดยผลที่ได้จากการวัดเป็นดังแสดงในภาพที่ 12



ภาพที่ 12 ผลการวัดสัญญาณคลื่นไฟฟ้าหัวใจที่วัดได้จากร่างกายด้วยวงจรขยายส่วนหน้าสุด

### 3.3 ผลการวัดสัญญาณรบกวน

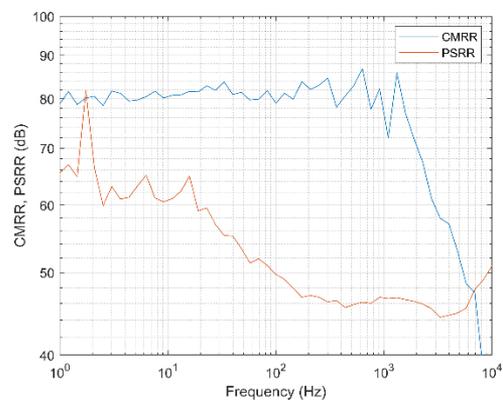
สำหรับการวัดสัญญาณรบกวนจากวงจรขยาย ส่วนหน้าสุดนั้นจะทำการไบอัสอินพุตของวงจรด้วย แรงดันโหมตรวมที่มีค่าเท่ากับ 0.6 V จากนั้นวัด สัญญาณรบกวนที่เอาต์พุตของวงจรด้วยเครื่องมือ วิเคราะห์สเปกตรัม (spectrum analyzer, รุ่น SR780 โดย Stanford Research Systems) โดยจะทำการ วัดเทียบกับ 2 กรณีคือ duty ratio ของ  $R_Y$  เท่ากับ 1 และ 0.01 โดยจะได้ cutoff frequency เท่ากับ 1.3 kHz และ 200 Hz ตามลำดับ จากผลการวัดที่ แสดงในภาพที่ 13 สามารถวัดสัญญาณรบกวน อ้างอิงไปที่อินพุตในช่วงความถี่ 1-250 Hz ได้กับ  $1.54 \mu V_{rms}$  และ  $1.60 \mu V_{rms}$  ตามลำดับ



ภาพที่ 13 ผลการวัด Input Referred Noise ของวงจรขยายส่วนหน้าสุด

### 3.4 ผลการวัด PSRR และ CMRR

สำหรับการวัดผล power-supply rejection ratio (PSRR) และ common-mode rejection ratio (CMRR) ของวงจรวัดสัญญาณส่วนหน้าสุดใน งานวิจัยนี้จะวัดด้วย Network Analyzer ที่อยู่ใน อุปกรณ์ Analog Discovery 2 โดยจะทำการวัดที่ duty ratio ของ  $R_Y$  เท่ากับ 0.01 โดยได้ผลการวัด ดังแสดงในภาพที่ 14



ภาพที่ 14 ผลการวัด CMRR และ PSRR ของ วงจรขยายส่วนหน้าสุด

## 4. บทสรุป

จากการวัดผลการออกแบบวงจรวัดสัญญาณ ส่วนหน้าสำหรับวัดสัญญาณคลื่นไฟฟ้าหัวใจในงาน วิจัยนี้สามารถปรับ cutoff frequency ได้ระหว่าง 1.3 kHz และต่ำสุดเท่ากับ 200 Hz ซึ่งต่ำเพียงพอที่ จะไม่ต้องการวงจร AAF โดยอิงจากแบนด์วิดท์ของ

การวัดสัญญาณคลื่นไฟฟ้าหัวใจที่ต้องการ cutoff frequency เท่ากับ 150 Hz [14] โดยผลการปรับ cutoff frequency นั้นทำให้สัญญาณรบกวนอ้างอิงไปที่อินพุตเพิ่มขึ้นจาก  $1.54 \mu V_{rms}$  ไปเป็น  $1.60 \mu V_{rms}$  โดยจะเห็นได้ว่าสัญญาณรบกวนที่เพิ่มขึ้นนี้ยังอยู่ในขอบเขตที่ระบุในมาตรฐาน [8] ซึ่งมีค่า

เท่ากับ  $10.67 \mu V_{rms}$  โดยวงจรวัดสัญญาณส่วนหน้านี้ใช้แรงดันซัพพลาย 1.2 V และมีอัตราการกินพลังงานอยู่ที่  $2.32 \mu W$  มีอัตราขยาย 20 V/V และได้นำผลการออกแบบวงจรในงานวิจัยนี้เปรียบเทียบกับงานวิจัยที่ใกล้เคียงดังที่แสดงในตารางที่ 1

### ตารางที่ 1 เปรียบเทียบงานวิจัยที่เกี่ยวข้อง

	(Fan et al., 2011)	(S. Song, 2015)	(W. Bai, 2018)	(Liu et al., 2020)	This Work
Power ( $\mu W$ )	1.8	$1.17^b, 0.3^c$	1.5	1.8	2.32
Supply voltage	1	$0.3^d, 0.6^e$	1.8	1.2	1.2
Gain	100	20	20	100	20
Input-referred noise ( $\mu V_{rms}$ )	$1.45^g$ (0.5-100 Hz)	$0.34^b, 1.01^c$ (0.7-182 Hz)	3.4 (1-500 Hz)	0.67 (0.5-200 Hz)	$1.60^i, 1.54^j$ (1-250 Hz)
NEF	3.3	1.74	7.16	2.88	6.05
Anti-aliasing filter	No	Yes	Yes	Yes	No
BW <sub>-3dB</sub>	0.5-600 Hz	0.7-182 Hz	1-500 Hz	0.5-200 Hz	0-200 Hz <sup>i</sup> 0-1.3 kHz <sup>j</sup>
Input-impedance	30 M $\Omega$	300 M $\Omega$	300 M $\Omega$	1 G $\Omega$	7.6 M $\Omega$
$f_{chop}$	5 kHz	4 kHz <sup>b</sup> , 400 Hz <sup>c</sup>	23.44 kHz	10 kHz	10 kHz
Area (mm <sup>2</sup> )	0.1 <sup>g</sup>	1.6 <sup>g</sup>	0.24 <sup>h</sup>	0.2 <sup>g</sup>	0.55 <sup>g</sup>
Technology	65 nm	180 nm	180 nm	180 nm	180 nm

<sup>a</sup> ไม่รวมวงจร DC Servo Loop (DSL), <sup>b</sup> โหมดสัญญาณรบกวนต่ำ, <sup>c</sup> โหมดพลังงานต่ำ, <sup>d</sup> อินพุตสแตจ, <sup>e</sup> เอาพุตสแตจ, <sup>f</sup> เอาพุตสแตจ, <sup>g</sup> เฉพาะวงจร AFE, <sup>h</sup> รวมทั้งระบบ, <sup>i</sup> แบนด์วิดท์ต่ำสุด, <sup>j</sup> แบนด์วิดท์สูงสุด

## 5. กิตติกรรมประกาศ

งานวิจัยนี้ได้รับการสนับสนุนจากทุนพัฒนานักวิจัย (ทุนรุ่นกลาง) สำนักงานการวิจัยแห่งชาติ (วช.) ภายใต้รหัสโครงการ N41A640139

## 6. เอกสารอ้างอิง

[1] แสงทอง จ. (2017). สังคมผู้สูงอายุ (อย่างสมบูรณ์): ภาวะสูงวัยอย่างมีคุณภาพ. RUSAMILAE JOURNAL, 38(1), 6–28.

- [2] The World Health Organization (2021). Cardiovascular Diseases (CVDs). [https://www.who.int/news-room/fact-sheets/detail/cardiovascular-diseases-\(cvds\)](https://www.who.int/news-room/fact-sheets/detail/cardiovascular-diseases-(cvds)). Jun. 2021
- [3] Abramson J H, Gofin R, Hopp C, Gofin J, Donchin M, and Habib J (1981). Evaluation of a community program for the control of cardiovascular risk factors: the CHAD program in Jerusalem. *Israel journal of medical sciences*, 17(2-3): 201–212.
- [4] Censi F, Calcagnini G, Mattei E, Gargaro A, Biancalana G, and Capucci A (2013). Simulation of monitoring strategies for atrial arrhythmia detection. *Annali dell'Istituto superiore di sanita*, 49(2): 176–182.
- [5] Bansal A, and Joshi R (2018). Portable out-of-hospital electrocardiography: A review of current technologies. *Journal of arrhythmia*, 34(2): 129–138.
- [6] Mohebbali D, and Kittleson M M (2021). Remote monitoring in heart failure: current and emerging technologies in the context of the pandemic. *Heart (British Cardiac Society)*, 107(5): 366–372.
- [7] Prieto-Avalos G, Cruz-Ramos N A, Alor-Hernández G, Sánchez-Cervantes J L, Rodríguez-Mazahua L, and Guarneros-Nolasco L R (2022). Wearable Devices for Physical Monitoring of Heart: A Review. *Biosensors*, 12(5): 292.
- [8] ANSI/AAMI EC11 (2001). Diagnostic Electrocardiographic Devices.
- [9] Fan Q, Sebastiano F, Huijsing J H, and Makinwa K A (2011). A 1.8-  $\mu$ W 60 nv/vHz capacitively-coupled chopper instrumentation amplifier in 65-nm CMOS for wireless sensor nodes. *IEEE Journal of Solid-State Circuits*, 46: 1534-1543.
- [10] Chandrakumar, Hariprasad & Markovic, Dejan (2017). A High Dynamic-Range Neural Recording Chopper Amplifier for Simultaneous Neural Recording and Stimulation. *IEEE Journal of Solid-State Circuits*. PP. 1-12. 10.1109/JSSC.2016.2645611.
- [11] Bai, Wenbin & Zhu, Zhangming & Li, Yani & Liu, Lianxi. (2018). A 64.8 $\mu$ W > 2.2G $\Omega$  DC-AC Configurable CMOS Front-End IC for Wearable ECG Monitoring. *IEEE Sensors Journal*. PP. 1-1. 10.1109/JSEN.2018.2809678.
- [12] Liu, Lianxi & Hua, Tianyuan & Zhang, Yi & Junchao, Mu & Zhu, Zhangming. (2019). A Robust Bio-IA with Digitally-Controlled DC-Servo Loop and Improved Pseudo-Resistor. *IEEE Transactions on Circuits and Systems II: Express Briefs*. PP. 1-1. 10.1109/



TCSII.2019.2922423.

[13] Song, Shuang & Rooijackers, Michael & Harpe, Pieter & Rabotti, Chiara & Mischi, Massimo & Roermund, Arthur & Cantatore, E.. (2015). A Low-Voltage Chopper-Stabilized Amplifier for Fetal ECG Monitoring With a 1.41 Power Efficiency Factor. IEEE

transactions on biomedical circuits and systems. 9. 10.1109/TBCAS.2015.2417124.

[14] Rijnbeek, Peter & Kors, Jan & Witsenburg, Maarten. (2002). Minimum Bandwidth Requirements for Recording of Pediatric Electrocardiograms. Circulation. 104. 3087-90. 10.1161/hc5001.101063.