

การเปรียบเทียบข้อแตกต่างของผลการจำลองการทำงานของมอสที่ถูกไบแอสแบบเกต-บอดี้ โดยใช้โมเดล BSIM3v3 และ EKV2.6 บน PSpice*

จิรณัฐ เสงี่ยมศักดิ์¹⁾ และ สันชัย หาญสูงเนิน²⁾

¹⁾ อาจารย์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยขอนแก่น

²⁾ นักศึกษาปริญญาโท ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยขอนแก่น

Email: chiranut@kku.ac.th

บทคัดย่อ

เนื่องด้วยการไบแอสมอสแบบเกต-บอดี้ที่ขั้วถูกปล่อยลอยนั้นเป็นการไบแอสแบบใหม่ที่มีความเป็นไปได้ที่จะนำไปสร้างเป็นฟังก์ชันลอการิทึมและแอนติลอการิทึมโดยใช้มอสทรานซิสเตอร์เพียงตัวเดียว เทคนิคดังกล่าวไม่ได้ทำการเชื่อมขั้วซอร์สกับบอดี้เข้าด้วยกันเป็นเหตุให้เกิดการปล่อยลอยที่ขั้วเกตและขั้วบอดี้ บทความนี้เป็นการเปรียบเทียบผลการจำลองการทำงานของมอสที่ถูกไบแอสแบบเกต-บอดี้ที่ถูกปล่อยลอย จากสองโมเดลคือ BSIM3V3 โมเดลและ EKV2.6 โมเดล ที่ทำงานบน Pspice เหตุผลในการเปรียบเทียบผลการจำลองโดยการเลือกใช้ BSIM3V3 โมเดลและ EKV2.6 โมเดลนั้นอันเนื่องมาจากจุดอ้างอิงของทั้งสองโมเดลนั้นไม่เหมือนกัน จุดอ้างอิงของ BSIM3V3 โมเดลนั้นอยู่ที่ขั้วซอส ในขณะที่ EKV2.6 โมเดล นั้นอยู่ที่ขั้วบอดี้ อันเนื่องมาจากโมเดลทั้งสองมีจุดอ้างอิงในการจำลองการทำงานที่แตกต่างกันเป็นเหตุผลให้ต้องมีการศึกษาเพื่อเปรียบเทียบการจำลองการทำงานของมอสจากทั้งสองโมเดล เพื่อที่จะได้มาซึ่งโมเดลที่เหมาะสมต่อการจำลองการทำงานของมอสที่ไบแอสแบบเกต-บอดี้ การได้มาซึ่งโมเดลที่เหมาะสมต่อการไบแอสมอสแบบใหม่นั้นเป็นเรื่องที่จำเป็นยิ่งต่อการพัฒนาการทำงานของมอสที่ถูกไบแอสแบบเกต-บอดี้ ผลการจำลองสรุปได้ว่าผลต่างของจุดอ้างอิงของทั้งสองโมเดลไม่ส่งผลต่อการจำลองการทำงานของมอส และผลการจำลองจากทั้งสองโมเดลเป็นไปในทิศทางเดียวกันโดยให้สัญญาณเอาต์พุตออกมาในรูปของกระแสที่เป็นฟังก์ชันลอการิทึมกับแรงดันอินพุต และให้สัญญาณเอาต์พุตออกมาในรูปของแรงดันที่เป็นฟังก์ชัน แอนติลอการิทึมกับกระแสอินพุต นอกจากนี้ยังพบว่าความต่างศักย์ระหว่างขั้วซอร์สกับบอดี้มีการเปลี่ยนแปลงไปในเชิงลอการิทึม เมื่อทำการไบแอสขั้วเดรนด้วยแรงดัน และมีการเปลี่ยนแปลงในลักษณะเชิงเส้นเมื่อทำการไบแอสขั้วเดรนด้วยกระแสซึ่งเป็นผลมาจากการไหลของกระแสโวลในบอดี้ สรุปได้ว่าการสร้างฟังก์ชันลอการิทึมและแอนติลอการิทึมโดยการไบแอสเพียงตัวเดียวเป็นไปได้โดยใช้วิธีไบแอสแบบเกต-บอดี้ที่ปล่อยขั้วลอย ผลการจำลองการทำงานของมอสจาก BSIM3v3 และ EKV2.6 โมเดลพบว่าผลเป็นไปในทิศทางเดียวกันดังนั้นมีควมเป็นไปได้สูงมากในการสร้างฟังก์ชันลอการิทึมและแอนติลอการิทึมโดยใช้มอสเพียงตัวเดียว

คำสำคัญ : โมเดล, ไบแอสแบบเกต-บอดี้, ปล่อยลอยขั้วบอดี้, EKV2.6, BSIM3V3, PSpice

* รับต้นฉบับเมื่อวันที่ 4 สิงหาคม 2548 และได้รับบทความฉบับแก้ไขเมื่อวันที่ 14 มิถุนายน 2549

The Comparison of the I-V Characteristic Simulated By Using BSIM3v3 and EKV2.6 Models on Pspice for a MOS Transistor Biased With the Gate-Body Biasing Technique^{*}

Chiranut Sa-ngiamsak¹⁾ and Sanchai Harnsoongnoen²⁾

¹⁾ Lecturer, Department of Electrical Engineering, Faculty of Engineering, Khon Kaen University

²⁾ Postgraduate Student, Department of Electrical Engineering, Faculty of Engineering, Khon Kaen University

Email:chiranut@kku.ac.th

ABSTRACT

The gate-body biasing technique where the body terminal is floating is a new biasing technique lately proposed to bias MOS transistor in order to generate log and anti-log functions with a single MOS transistor. This paper presents the comparison of an I-V characteristic obtained from BSIM3v3 and EKV2.6 models for MOS biased with the new technique. Both models were running on PSpice simulator. BSIM3v3 and EKV2.6 models are the most commonly used for circuit simulation. The reference of BSIM3v3 model is the source terminal while for EKV2.6 model is the body terminal. Due to this difference, it may cause dissimilarity in the I-V characteristic obtained from both models. Therefore, finding a suitable model to represent this new technique is an essential need for the circuit designer who wants to apply the gate-body biasing into circuit design. The simulation results show that a MOS transistor being biased using the new technique from BSIM3v3 and EKV2.6 models can generate a log function, when the input is voltage (V_{DS}) and an anti-log function when the input is current (I_{DS}). Moreover, from both models show the similarity in floating voltage between the body and the source terminals (V_{BS}) which varied with V_{DS} logarithmically; on the other hand, V_{BS} varied with I_{DS} linearly due to a hole current flowing in the body when current was applied as an input to the MOS. In conclusion, log and anti-log function generated from a single MOS transistor is possible by biasing a MOS with the gate-body biasing technique. The simulation results of the I-V characteristics based on BSIM3v3 and EKV2.6 models agree with each other; therefore, these results ensure that the possibility of generating log and anti-log functions using just only one device is highly possible.

Keywords : Models, Gate-Body biasing, Floating Body, EKV2.6, BSIM, PSpice

*

Original manuscript submitted: August 4, 2005 and Final manuscript received: June 14, 2006

บทนำ

วงจรลอการิทึมิก (Logarithmic Circuits) และแอนติลอการิทึมิก (Anti-logarithmic Circuits) เป็นวงจรที่มีประโยชน์มากในงานด้านการประมวลผลสัญญาณทางดำนอนาล็อก (Analog signal processing) และการปฏิบัติการด้านคณิตศาสตร์ (Arithmetical operations) เช่น วงจรคูณ วงจรหาร วงจรยกกำลัง และวงจรถอดราก ซึ่งวงจรเหล่านี้จะเป็นส่วนประกอบที่สำคัญในอุปกรณ์ทางด้านอิเล็กทรอนิกส์ต่างๆ อาทิ เช่น นาฬิกา เครื่องคิดเลข โทรศัพท์ และคอมพิวเตอร์ เป็นต้น จากการทบทวนงานวิจัยที่ผ่านมาพบว่าการสร้างวงจรปฏิบัติการด้านการคำนวณดังกล่าวมักจะสร้างขึ้นภายใต้การใช้นาฬิกาขยายเชิงลอการิทึมิกและแอนติลอการิทึมิก (Logarithmic and Anti-logarithmic Amplifiers) (Franco, 1988; Grundy, 1994; Plyton and Walsh, 1993) ซึ่งพบว่าการออกแบบตามหลักการดังกล่าววงจรจะมีขนาดใหญ่ เนื่องจากมีออปแอมป์เป็นส่วนประกอบหลักซึ่งต้องใช้ศักดาจากภายนอกเพื่อไบแอสให้กับวงจรมีค่าสูงและที่สำคัญวงจรจะขึ้นอยู่กับผลของอุณหภูมิด้วย ดังนั้นจากข้อเสียที่ได้กล่าวมาจึงได้มีการนำเสนอแนวการออกแบบและสังเคราะห์วงจรลอการิทึมิกและแอนติลอการิทึมิกในแบบต่างๆขึ้น อาทิเช่น การออกแบบโดยอาศัยพื้นฐานของวงจรสายพานกระแส (Current conveyor) (Bergouignan et al., 1996) และวงจรทรานส์ลิเนียร์ (Translinear circuit) (Kumwachara, 2000) ซึ่งการออกแบบโดยใช้พื้นฐานของวงจรดังกล่าวจะสร้างจากอุปกรณ์ที่เป็นแอคทีฟ (active) จำพวกไบโพลาร์ทรานซิสเตอร์ (Bipolar transistor) ซึ่งวงจรยังคงมีขนาดใหญ่และมีขั้นตอนในการสร้างที่ซับซ้อนอยู่ ประกอบกับปัจจุบันการออกแบบวงจรที่ทำเป็นไอซี (IC) นั้นมักจะนิยมสร้างขึ้นจากมอสทรานซิสเตอร์ (MOSFET: Metal-Oxide-Semiconductor Field-Effect) กันมากขึ้น เนื่องจากการออกแบบโดยใช้มอสทรานซิสเตอร์นี้จะใช้พื้นที่ในส่วนของชิป (Chip) น้อย ดังนั้นจึงสามารถสร้างให้มีจำนวนดีไวส์ (Device) ได้มากถึงหลายล้านตัวต่อชิป บวกกับมอสทรานซิสเตอร์ยังมีข้อดีกว่าไบโพลาร์ทรานซิสเตอร์หลายประการ เช่น ความสมมาตร (Bilaterally Symmetric) ทางด้านซอร์ส (Source) และเดรน (Drain) มีคุณสมบัติเหมือนกันสามารถใช้แทนกันได้, ความต้านทานอินพุตมีค่าสูง (High-Input Impedance), อัตราสูญเสียกำลังต่ำมาก เป็นต้น จากเหตุผลดังกล่าวทำให้มีการศึกษาและนำเสนอวงจรลอการิทึมิก และแอนติลอการิทึมิกโดยใช้มอสทรานซิสเตอร์กันมากขึ้น อาทิ เช่น การออกแบบโดยอาศัยคุณสมบัติของมอสทรานซิสเตอร์ที่ทำงานในย่านเบาบาง (Weak inversion mode) (Moini, 1997) การออกแบบโดยใช้คุณสมบัติของกฎกำลังสอง (Square Law) ของมอสทรานซิสเตอร์ (Mead, 1989; Motamed, Hwang, and Ismail, 1997) เป็นต้น แต่อย่างไรก็ตามการสร้างวงจรลอการิทึมิก และแอนติลอการิทึมิกโดยใช้มอสทรานซิสเตอร์เป็นส่วนประกอบหลักและทำการไบแอสแบบที่ใช้กันอยู่ในย่านเบาบางนั้นจะมีปัญหาในเรื่องของสัญญาณความถี่และความเร็วในการทำงานที่ยังต่ำอยู่ ตลอดจนช่วงปฏิบัติการก็ยังคงแคบด้วย แต่เมื่อปี 2002 ได้มีการเสนอเทคนิคการไบแอสมอสทรานซิสเตอร์แบบใหม่ที่สามารถให้ความสัมพันธ์ระหว่างอินพุตและเอาต์พุตเป็นฟังก์ชันลอการิทึมิกและแอนติลอการิทึมิกโดยใช้มอสทรานซิสเตอร์เพียงแค่ตัวเดียวเท่านั้น ซึ่งดีกว่าการไบแอสแบบเก่ามาก เนื่องจากมีช่วงปฏิบัติการที่กว้าง อีกทั้งความถี่และความเร็วก็เพิ่มขึ้นด้วย (Al-Absi, 2002) จะเห็นว่าเทคนิคดังกล่าวนี้เป็นเทคนิคที่ใหม่และน่าสนใจเพราะมีลักษณะเด่นเฉพาะตัวคือ ใช้พลังงานและจำนวนอุปกรณ์ในการออกแบบน้อย ตลอดจนช่วงการปฏิบัติการและความถี่ก็เพิ่มขึ้นกว่าเทคนิคการไบแอสแบบเก่ามาก จึงมีความเป็นไปได้

สูงที่จะนำไปพัฒนาเพื่อใช้กับอุตสาหกรรมทางด้านวงจรรวม เพื่อทดแทนเทคนิคการไบแอสแบบเก่าที่ใช้กันอยู่ในปัจจุบัน ซึ่งจะทำให้อุปกรณ์มีความสามารถเพิ่มขึ้น ตลอดจนช่วยลดต้นทุนในการผลิตไอซีสำหรับอุตสาหกรรมทางด้านวงจรรวมต่อไปในอนาคต

อย่างไรก็ตามจากการนำเสนอเทคนิคการไบแอสมอสทรานซิสเตอร์แบบเกต-บอดีของ (Al-Absi, 2002) นั้น ยังไม่ได้ทำการศึกษเปรียบเทียบข้อมูลพื้นฐานในเรื่องของโมเดลที่เหมาะสมที่จะนำมาใช้ในการจำลองการทำงานของวงจรมอสที่ใช้ในการแบบเกต-บอดี ตลอดจนไม่ได้ทำการวิเคราะห์ผลอันเนื่องมาจากการปล่อยลอยขั้วบอดี ดังนั้นการศึกษาค้นคว้าจึงได้ทำการศึกษเปรียบเทียบผลของโมเดลซึ่งมีจุดอ้างอิงในการจำลองการทำงานที่แตกต่างกันเมื่อทำการไบแอสมอสทรานซิสเตอร์แบบเกต-บอดีด้วยโปรแกรม PSpice โดยใช้โมเดล BSIM3v3 และ EKV2.6 ตลอดจนการวิเคราะห์ผลอันเนื่องมาจากการปล่อยลอยขั้วบอดี ซึ่งข้อมูลพื้นฐานเหล่านี้มีความสำคัญต่อการนำไปใช้ในการออกแบบวงจรเพื่อจำลองพฤติกรรมการทำงานของมอสทรานซิสเตอร์ก่อนนำไปสร้างเป็นวงจรจริง ดังนั้นการศึกษาผลของโมเดลและผลอันเนื่องมาจากการปล่อยลอยขั้วบอดีจึงเป็นสิ่งที่ต้องให้ความสำคัญและทำการศึกษา

ทฤษฎีและหลักการ

ความต่างศักย์ระหว่างเกต-บอดี (V_{GB})

หลักการการทำงานของมอสทรานซิสเตอร์เมื่อทำการไบแอสแบบเกต-บอดีนั้นมีพื้นฐานมาจากการกำหนดแรงดันระหว่างเกต-บอดี (V_{GB}) ให้มีค่าคงที่ตลอดการทำงานของมอสทรานซิสเตอร์ ซึ่ง V_{GB} นั้นจะมีความสัมพันธ์กับศักย์พื้นผิว (ψ_s) ดังสมการต่อไปนี้

$$V_{GB} = V_{FB} + \psi_s + \gamma \sqrt{\psi_s + V_t e^{(\psi_s - (2\phi_F + V_{CB}))/V_t)}} \quad (1)$$

เมื่อ

ψ_s	= ศักย์พื้นผิว
V_{FB}	= แรงดันแฟลตแบนด์
γ	= สัมประสิทธิ์ของผลกระทบจากบอดีไบแอส
V_{CB}	= แรงดันแซนแนล-บอดี
V_t	= เทอร์มอลโวลเตจ
$2\phi_F$	= ศักย์ไฟฟ้าที่ทำให้เกิด inversion layer

จากสมการ (1) จะพบว่าเมื่อ $V_{CB} = 0$ ศักย์พื้นผิวจะเปลี่ยนแปลงตามแรงดันระหว่างเกต-บอดี ซึ่งนั่นก็หมายความว่าเราสามารถที่จะควบคุมโหมดการทำงานของมอสทรานซิสเตอร์ได้โดย V_{GB} ซึ่งโหมดการทำงานของมอสทรานซิสเตอร์นั้นสามารถแบ่งออกเป็น 3 โหมด คือ weak inversion, moderate inversion และ strong inversion โดยระบุจากความต่างศักย์พื้นผิว

ความต่างศักย์ระหว่างบอดี้-ซอร์สเมื่อปล่อยลอยขั้วบอดี้ (V_{BS})

ดังที่ได้กล่าวไปแล้วว่าเทคนิคการไบแอสแบบเกต-บอดี้ นั้นไม่ได้ทำการต่อขั้วบอดี้เข้ากับขั้วซอร์ส ดังนั้นขั้วบอดี้จึงถูกปล่อยลอย (Floating body) ซึ่งการไบแอสในลักษณะนี้เมื่อแรงดันระหว่างเดรน-ซอร์ส (V_{DS}) มีค่าเพิ่มขึ้นจะทำให้เกิดกระแสโฮล (Hole current) เกิดขึ้นภายในบอดี้ ซึ่งการไหลของกระแสโฮลนี้จะทำให้ความต่างศักย์ระหว่างบอดี้-ซอร์สค่อยๆ เพิ่มขึ้นตามค่าของกระแสโฮล ซึ่งแสดงได้ดังสมการข้างล่างนี้ (Yu *et al.*, 1994)

$$V_{BS} = 2V_T \ln \left\{ \frac{-K_1 + \sqrt{K_2^2 + 4(K_1 + K_3 - \alpha_T K_1)I_{ht}}}{2(K_1 + K_3 - \alpha_T K_1)} \right\} \quad (2)$$

เมื่อ $K_1 = qD_n n_i^2 A_j / N_a W_b$; $K_2 = qW_{SCR} n_i A_j / 2\tau_r$; $K_3 = qD_p n_i^2 A_j / N_d W_e$
โดยที่

- V_T = เทอร์มอลโวลเตจ
- N_a = ค่าความเข้มข้นของสารที่ใช้ในการโด๊ปของสารชนิด P
- N_d = ค่าความเข้มข้นของสารที่ใช้ในการโด๊ปของสารชนิด N
- n_i = Intrinsic Carrier Concentration
- A_j = พื้นที่ผิวสัมผัส (Junction Area)
- τ_r = Carrier Recombination Lifetime in Space-Charge-Region
- D_n, D_p = ค่าคงที่ในการแพร่ของอิเล็กตรอนและโฮล
- W_e = ความหนาของอีมีตเตอร์
- W_{SCR} = ความหนาของระยะ Depletion Region ระหว่างเบสและอีมีตเตอร์
- W_b = ความหนาของเบส
- α_T = Transport Factor
- I_{ht} = กระแสของโฮล

ซึ่งพบว่าหากมีกระแสโฮลไหลในชั้นสเตทรแล้วจะทำให้ศักย์ที่ชั้นสเตทรเปลี่ยนแปลงในรูปของลอกการิชมิกฟังก์ชัน

ความต่างศักย์วิกฤต (V_T)

สำหรับค่าความต่างศักย์วิกฤต (Threshold Voltage) ของมอสทรานซิสเตอร์เมื่อทำการไบแอสแบบเกต-บอดี้ เป็นไปตามความสัมพันธ์ ดังสมการนี้

$$V_T = V_{T0} + \Delta V_T \quad (3)$$

$$V_{T0} = \Theta_{ms} - \frac{Q_i}{C_i} - \frac{Q_d}{C_i} + 2\phi_F \quad (4)$$

โดยที่

- V_{T0} = ค่าความต่างศักย์วิกฤตเริ่มต้น (กรณีที่ความต่างศักย์พื้นผิวเป็นสองเท่าของ ϕ_F)
 Θ_{ms} = ผลต่างของค่า work function ระหว่างโลหะกับสารกึ่งตัวนำ
 Q_i = ค่าประจุยังผลในรอยต่อ
 Q_d = ค่าประจุในย่านปลอดพาหะ
 C_i = ค่าความเก็บประจุต่อหน่วยพื้นที่ของฉนวน
 ϕ_F = Fermi Potential

เมื่อทำการไบแอสมอสทรานซิสเตอร์แบบเกต-บอดี้จะทำให้เกิดความต่างศักย์ระหว่างบอดี้กับซอร์สซัน (V_{BS}) ทำให้ความกว้างของแถบปลอดพาหะระหว่างเกตและแผ่นฐานเปลี่ยนแปลงไป ผลที่ตามมาคือ ค่าประจุในย่านปลอดพาหะ (Q_d) และความต่างศักย์วิกฤต (V_T) จะเปลี่ยนแปลงไปด้วย ซึ่งสามารถคำนวณค่าความต่างศักย์วิกฤตที่เปลี่ยนแปลงไปได้ดังสมการต่อไปนี้

$$\Delta V_T = \frac{\sqrt{2\varepsilon_s q N_{sub}}}{C_i} \left[\sqrt{(2\phi_F \pm V_{BS})} - \sqrt{(2\phi_F)} \right] \quad (5)$$

โดยที่

- ε_s = ค่า permittivity ของซิลิกอน
 q = ค่าประจุไฟฟ้าของอิเล็กตรอน
 N_{sub} = ค่าความเข้มข้นการโด๊ปของบอดี้
 สามารถเขียนสมการที่ (3) ได้อีกแบบหนึ่งคือ

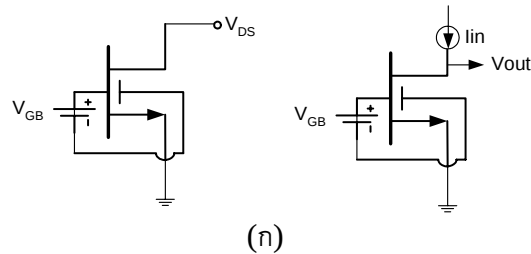
$$V_T = V_{T0} + \gamma(\sqrt{2\phi - V_{BS}} - \sqrt{2\phi}) \quad (6)$$

จากทฤษฎีข้างต้นจะพบว่าเทคนิคการไบแอสแบบเกต-บอดี้จะทำให้กระแสเดรน-ซอร์ส (I_{DS}) มีค่าเพิ่มขึ้น และในขณะเดียวกันจุดอิ่มตัวของมอสทรานซิสเตอร์ก็เพิ่มขึ้นด้วยซึ่งสามารถพิจารณาได้จาก $V_{DSsat} = V_{GS} - V_T$ ซึ่งแรงดันระหว่างเกต-ซอร์สจะค่อยๆ เพิ่มขึ้นตามค่าแรงดันระหว่างบอดี้-ซอร์ส ($V_{GS} = V_{GB} + V_{BS}$) และในขณะเดียวกันความต่างศักย์วิกฤตก็จะค่อยๆ ลดลงตามค่าบอดี้-ซอร์ส ($V_T = V_{T0} + \gamma(\sqrt{2\phi - V_{BS}} - \sqrt{2\phi})$) ซึ่งจากหลักการดังกล่าวนี้ส่งผลให้ช่วงปฏิบัติการเชิงลอกการรั่วมีค่ากว้างขึ้น

วิธีการทดลอง

การทดลองในครั้งนี้จะจำลองการทำงานของมอสทรานซิสเตอร์เมื่อทำการไบแอสแบบเกต-บอดี้ด้วยโปรแกรม PSpice โดยใช้โมเดล BSIM3v3 และ EKV2.6 ภายใต้เทคโนโลยี AMS 0.8 μ m และ CMOS C05M-A/D process 0.5 μ m ตามลำดับ ซึ่งในการจำลองการทำงานของมอสทรานซิสเตอร์โดยใช้โมเดล BSIM3v3 นั้นจะใช้ขั้วซอร์สเป็นจุดอ้างอิง (Liu and Jin, 1999) ส่วนโมเดล EKV2.6 นั้นจะใช้ขั้วบอดี้เป็นจุดอ้างอิง (Enz and Vittoz, 1997)

สำหรับการไบแอสมอสทรานซิสเตอร์แบบเกต-บอดี้ นั้นสามารถแสดงได้ดังภาพที่ 1

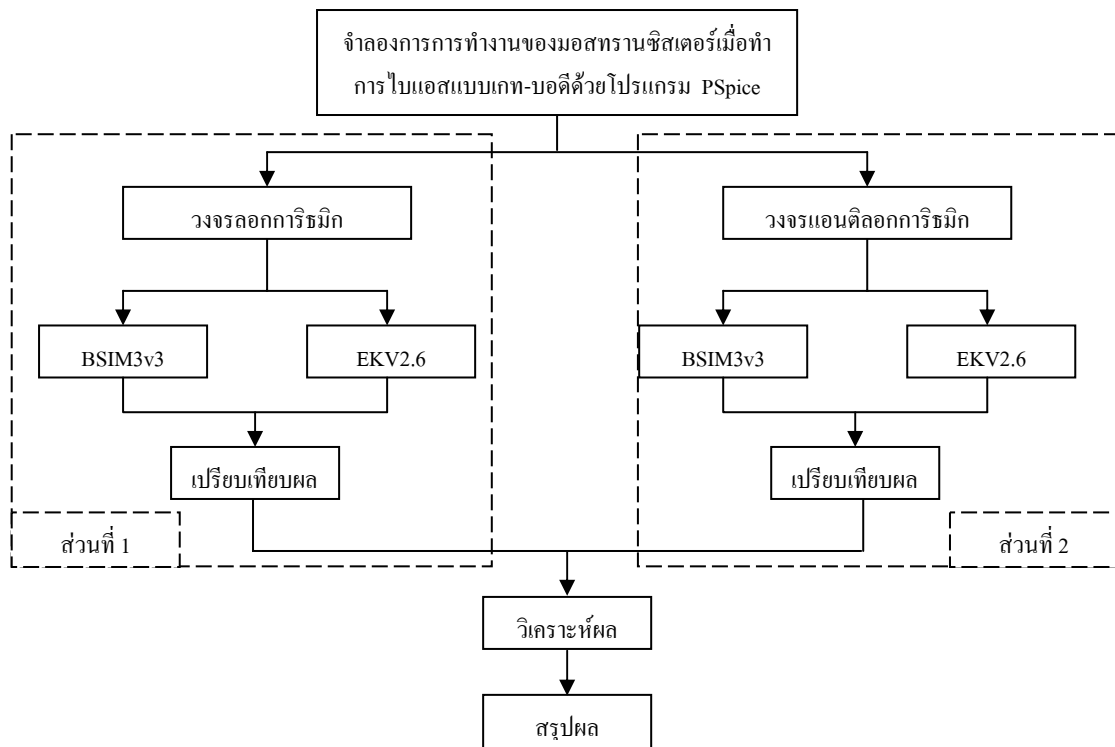


ภาพที่ 1 การไบแอสมอสทรานซิสเตอร์แบบเกต-บอดี้ ก) วงจรลอกการริวมิก ข) วงจรแอนติลอกการริวมิก

การทดลองในครั้งนี้จะแบ่งออกเป็น 2 ส่วน คือ ส่วนที่ 1 จะศึกษาผลกระทบของโมเดลที่เกิดกับวงจรลอกการริวมิก และส่วนที่ 2 จะศึกษาผลกระทบของโมเดลที่เกิดกับวงจรแอนติลอกการริวมิก ซึ่งแสดงได้ดังแผนภาพที่ 1

การจำลองการทำงานของมอสทรานซิสเตอร์เมื่อทำการไบแอสแบบเกต-บอดี้ในครั้งนี้จะทำการศึกษาเปรียบเทียบความสัมพันธ์ระหว่าง V_{DS} , I_{DS} และ V_{BS} ตามลำดับดังต่อไปนี้

1. ความสัมพันธ์ระหว่างแรงดันเดรน-ซอร์ส (V_{DS}) กับกระแสเดรน-ซอร์ส (I_{DS}) เมื่อจำลองในวงจรลอกการริวมิก
2. ความสัมพันธ์ระหว่างแรงดันเดรน-ซอร์ส (V_{DS}) กับแรงดันบอดี้-ซอร์ส (V_{BS}) เมื่อจำลองในวงจรลอกการริวมิก
3. ความสัมพันธ์ระหว่างกระแสเดรน-ซอร์ส (I_{DS}) กับแรงดันเดรน-ซอร์ส (V_{DS}) เมื่อจำลองในวงจรแอนติลอกการริวมิก
4. ความสัมพันธ์ระหว่างกระแสเดรน-ซอร์ส (I_{DS}) กับแรงดันบอดี้-ซอร์ส (V_{BS}) เมื่อจำลองในวงจรแอนติลอกการริวมิก



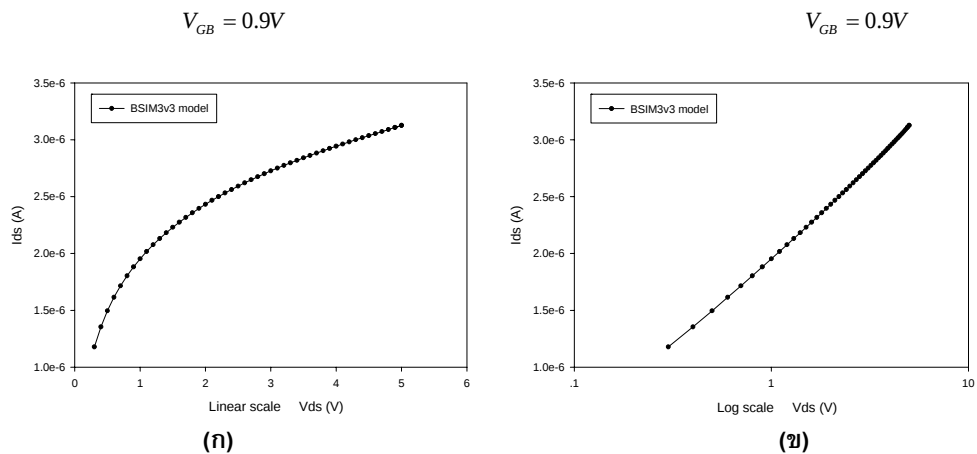
แผนภาพที่ 1 กระบวนการทำการทดลอง

ผลการทดลอง

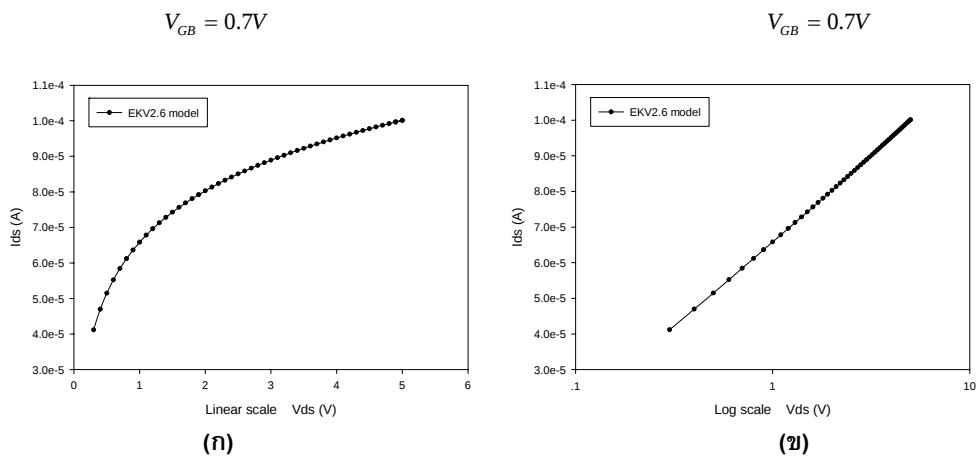
เมื่อนำวงจรในภาพที่ 1 มาทดสอบด้วยโปรแกรม PSpice โดยใช้โมเดล BSIM3v3 (level 7) โดยใช้เทคโนโลยี AMS 0.8 μm และโมเดล EKV2.6 (level 5) และเทคโนโลยี CMOS C05M-A/D process 0.5 μm เพื่อหลีกเลี่ยงผลกระทบของ short-channel เช่น Drain-Induced Barrier Lowering (DIBL) โดยการเลือกขนาดของมอสทรานซิสเตอร์ที่มีขนาดความกว้างต่อความยาวหรือ W/L เท่ากับ 27 μm /3 μm มอสทั้งสองเทคโนโลยีได้ถูกไบแอสให้ทำงานอยู่ในช่วง strong inversion mode โดยให้ V_{GB} ของ AMS เทคโนโลยีเท่ากับ 0.9V และ ของ C05M-A/D เทคโนโลยีเท่ากับ 0.7V

โดยการศึกษาได้แบ่งการทดสอบออกเป็น 2 ส่วน คือ

ส่วนที่ 1 ทดสอบโดยใช้วงจรลอกการริวมิก



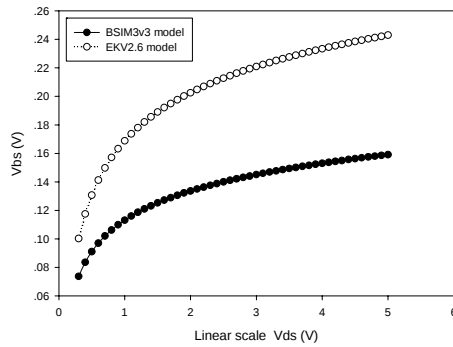
ภาพที่ 2 ลอกการริวมิกฟังก์ชันเมื่อจำลองการทำงานโดยใช้โมเดล BSIM3v3



ภาพที่ 3 ลอกการริวมิกฟังก์ชันเมื่อจำลองการทำงานโดยใช้โมเดล EKV2.

$$V_{GB} = 0.9V (BSIM3v3)$$

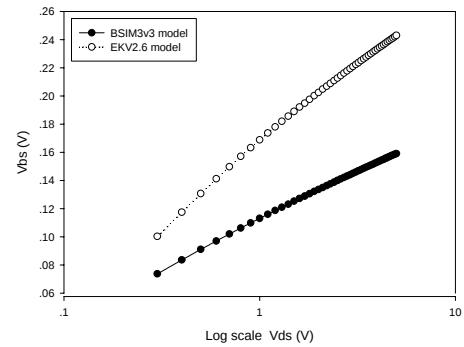
$$V_{GB} = 0.7V (EKV2.6)$$



(ก)

$$V_{GB} = 0.9V (BSIM3v3)$$

$$V_{GB} = 0.7V (EKV2.6)$$

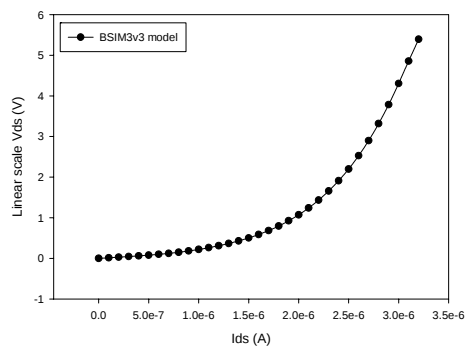


(ข)

ภาพที่ 4 ความสัมพันธ์ระหว่าง V_{DS} กับ V_{BS} เมื่อปล่อยลอยขั้วบดี้ของทั้งสองโมเดลเทียบกัน

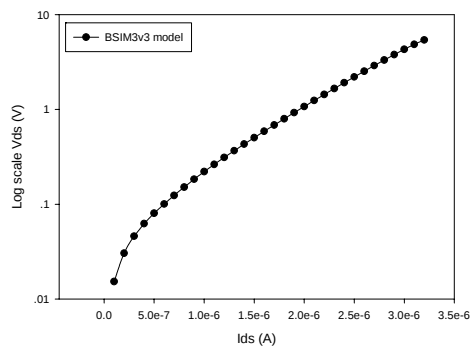
ส่วนที่ 2 ทดสอบโดยใช้วงจรแอนติลอคการริมิก

$$V_{GB} = 0.9V$$



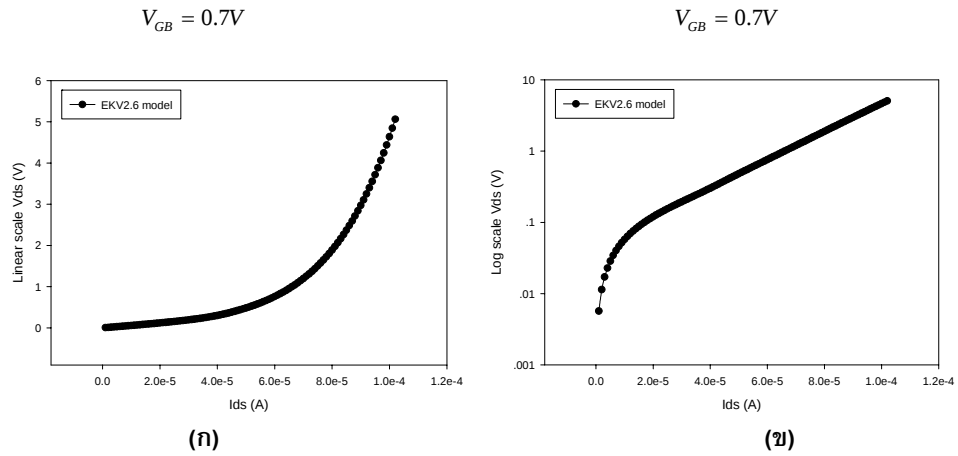
(ก)

$$V_{GB} = 0.9V$$

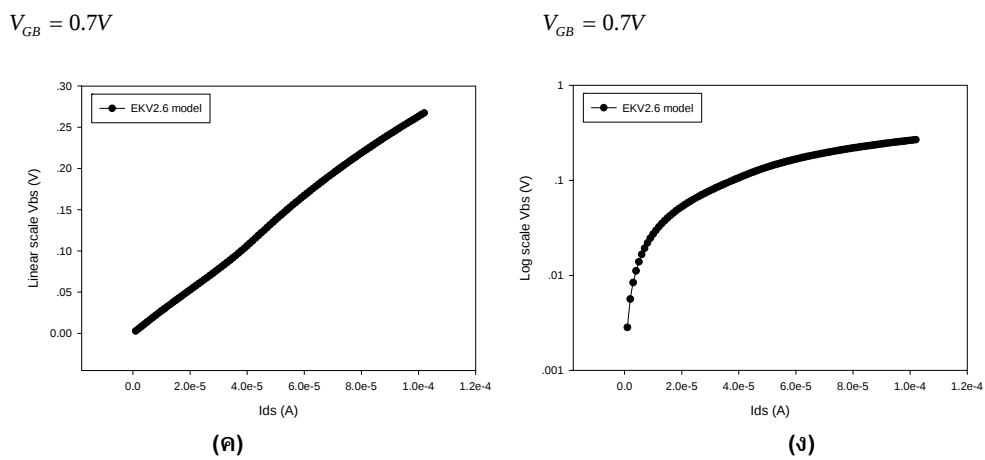
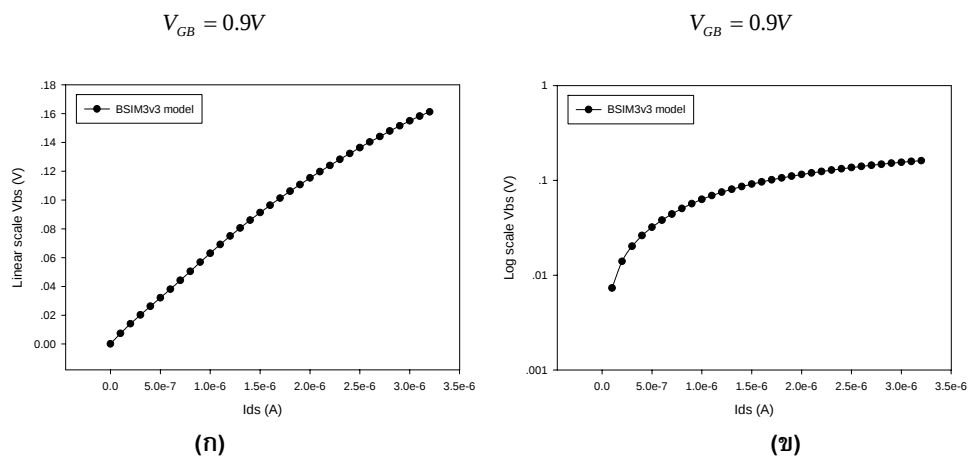


(ข)

ภาพที่ 5 แอนติลอคการริมิกฟังก์ชันเมื่อจำลองการทำงานโดยใช้โมเดล BSIM3v3



ภาพที่ 6 แอนตลอการริทึมฟังก์ชันเมื่อจำลองการทำงานโดยใช้โมเดล EKV2.6



ภาพที่ 7 ความสัมพันธ์ระหว่าง I_{DS} กับ V_{BS} เมื่อปล่อยลอยขั้วบอดี้

จากการจำลองการทำงานของมอสทรานซิสเตอร์เมื่อทำการไบแอสแบบเกต-บอดี้โดยใช้โมเดล BSIM3v3 และ EKV2.6 ในโปรแกรม PSpice พบว่าเมื่อจำลองการทำงานโดยใช้วงจรลอกการริ้มิก ความสัมพันธ์ระหว่าง V_{DS} กับ I_{DS} และ V_{DS} กับ V_{BS} แสดงความเป็นฟังก์ชันลอกการริ้มิกเหมือนกันทั้งสองโมเดล ส่วนการจำลองการทำงานโดยใช้วงจรแอนติลอกการริ้มิก พบว่าความสัมพันธ์ระหว่าง I_{DS} กับ V_{DS} ที่ได้จะเป็นฟังก์ชันแอนติลอกการริ้มิกในช่วงที่มอสทำงานในช่วงอิ่มตัวแล้ว และความสัมพันธ์ระหว่าง I_{DS} กับ V_{BS} นั้นจะเป็นความสัมพันธ์แบบเชิงเส้นเหมือนกันทั้งสองโมเดล แต่ค่าผิดพลาดสูงสุดอันเนื่องมาจากความไม่เป็นเชิงเส้น (Bentley, 2003) ของแต่ละโมเดลมีค่าไม่เท่ากัน กล่าวคือโมเดล BSIM3v3 มีค่าเท่ากับ 8.17% ส่วนโมเดล EKV2.6 มีค่าเท่ากับ 1.8% ซึ่งค่าผิดพลาดจากความไม่เป็นเชิงเส้นนี้จะลดลงเมื่อความต่างศักย์ระหว่างเกต-บอดี้เพิ่มขึ้น

สรุปและวิจารณ์

บทความชิ้นนี้เป็นการศึกษาผลกระทบของการเลือกใช้โมเดลที่จะนำมาจำลองการทำงานของมอสที่ไบแอสแบบเกต-บอดี้ เพื่อที่จะหาข้อสรุปว่าการที่จะนำเทคนิคการไบแอสมอสแบบใหม่ที่น่าสนใจโดย AI-Absi มาใช้ในการออกแบบวงจรนั้น ควรที่จะใช้โมเดลใดระหว่าง BSIM3v3 และ EKV2.6 ที่มีจุดอ้างอิงที่แตกต่างกัน จากผลการทดสอบการทำงานของมอสทรานซิสเตอร์เมื่อทำการไบแอสแบบเกต-บอดี้โดยใช้โมเดล BSIM3v3 และโมเดล EKV2.6 ในโปรแกรม PSpice ได้แสดงให้เห็นว่าทั้งสองโมเดลให้ผลเป็นไปในทิศทางเดียวกัน โดยให้สัญญาณเอาท์พุทออกมาในรูปของกระแสที่เป็นฟังก์ชันลอกการริ้มิกกับแรงดันอินพุท และให้สัญญาณเอาท์พุทออกมาในรูปของแรงดันที่เป็นฟังก์ชันแอนติลอกการริ้มิกกับกระแสอินพุท นั้นแสดงว่าการจำลองการทำงานโดยใช้โมเดลซึ่งมีจุดอ้างอิงที่แตกต่างกันไม่มีผลต่อการจำลองการทำงานโดยใช้เทคนิคการไบแอสแบบเกต-บอดี้ นี้ จากผลสรุปในครั้งนี้เป็นข้อมูลสนับสนุนเทคนิคนี้ได้เป็นอย่างดีว่ามีความเป็นไปได้ที่จะสร้างฟังก์ชันลอกการริ้มิกและแอนติลอกการริ้มิกโดยใช้มอสทรานซิสเตอร์เพียงแค่ตัวเดียว ซึ่งจะช่วยให้การออกแบบวงจรทางด้านคณิตศาสตร์หรือวงจรการประมวลผลสัญญาณทางด้านอนาล็อกต่าง ๆ ง่ายขึ้นและใช้จำนวนอุปกรณ์ในการออกแบบน้อยลงส่งผลให้ต้นทุนในการผลิตลดลงอย่างมาก นอกจากนี้วงจรใช้พลังงานน้อยลงและยังสามารถทำงานได้ด้วยความเร็วและความเร็วที่สูงขึ้นผลอันเนื่องมาจากสัญญาณอินพุตได้ถูกป้อนเข้าที่ขั้วเกตในกรณีของการไบแอสแบบใหม่ ในขณะที่การไบแอสแบบดั้งเดิมนั้นอินพุตจะถูกป้อนเข้าที่ขั้วเกตซึ่งสัญญาณนั้นจะต้องผ่าน Cox ที่อยู่ใต้ขั้วเกต เป็นเหตุให้การตอบสนองทางความถี่มีค่าต่ำ ดังนั้นเทคนิคนี้จึงเป็นเทคนิคที่น่าสนใจและน่าจะเป็นความหวังใหม่สำหรับอุตสาหกรรมในการสร้างวงจรรวมในอนาคต

ข้อเสนอแนะ

การทดสอบในครั้งนี้เป็นการจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์เท่านั้นซึ่งยังไม่ใช้การทดลองจากอุปกรณ์จริง ดังนั้นงานวิจัยในครั้งนี้จะต้องทำการทดสอบจากอุปกรณ์จริงเพิ่มเพื่อเป็นการหา

ข้อสรุปเพิ่มเติมว่าโมเดลใดที่มีความเหมาะสมสำหรับการไบแอสมอสทรานซิสเตอร์แบบเกต-บอดี้มากที่สุด สิ่งที่ต้องให้ความสำคัญเป็นพิเศษในการใช้เทคนิคนี้คือการปล่อยลอจิกขั้วบอดี้ เพราะผลจากตรงนี้จะทำให้แรงดันขีดเริ่ม (Threshold voltage) เปลี่ยนไป ซึ่งจะทำให้คุณสมบัติของมอสทรานซิสเตอร์เปลี่ยนไปด้วย

เอกสารอ้างอิง

- Al-Absi, M. 2002. "A new biasing technique for the MOS transistor and its applications in analogue IC design", PhD Thesis, UMIST, Manchester.
- Bentley, J. 2003. "Principles of Measurement Systems." 3 ed. Prentice Hall, Strathclyde.
- Bergouignan, F., Abouchi, N., Grisel, R., Caille, G., and Carana, J. 1996. *Third IEEE International Conference on Electronics Circuits and Systems (ICECS'96)*, Rodos, Greece.
- Enz C.C. and Vittoz E.A. 1997. MOS Transistor Modelling for Low-Voltage and Low-Power Analog IC Design. *Microelectronic Engineering*. 39: 59-76.
- Franco, S. 1988. "Design with Operational Amplifiers and Analog Integrated Circuits." McGraw Hill, New York.
- Grundy, D. 1994. A Computational Approach to VLSI Analog Design. *Journal of VLSI signal processing* 8, 53-60.
- Kumwachara, K. 2000. Low Voltage Current Mode Power Factor Function Generator. *IEICE Trans on Fundamentals* E83-A(2), 172-177.
- Liu, W., Jin, X., Chen, J., Jeng, M., Liu, Z., Cheng, Y., Chen, K., Chan, M., Hui, J., Huang, R., Tu, R., Ko, P., and Hu, C. 1999. BSIM3v3.2.2 MOSFET Model Users Manual. Univ. California, EECS Dept., Berkeley, CA.[online]. Available : www.device.eecs.berkeley.edu
- Mead, C. 1989. "Analog VLSI and Neural System." Addison-Wesley.
- Moini, L. 1997. "Vision chips or Seeing Silicon." 3 ed.
- Motamed, A., Hwang, C., and Ismail, M. 1997. CMOS Exponential Current-to-voltage Converter. *Electronics Letter* 33(12), 998-1000.
- Plyton, A., and Walsh, V. 1993. "Analog Electronics with Op-Amps, Source Book of practical Circuits." Cambridge University Press, Cambridge.
- Yu, H.K. et.al. 1994. A Physical Model Of Floating Body Thin Film Silicon-On-Insulator on nMOSFET with Parasitic Bipolar Transistor. *IEEE Trans. on Electron Devices* 41(5), 726-733.