

วงจรกรองสัญญาณอนเนกประสงค์แบบหนึ่งอินพุตห้าเอาต์พุต โดยใช้วงจร VDTA

จิรพันธ์ พิมพ์พล¹ จักรกริช ปานเรือนแสน² อรพิน ชาญนำสิน^{3*} วรพงศ์ ตั้งศรีรัตน์⁴

^{1,2,3*} คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลอีสาน วิทยาเขตขอนแก่น, ขอนแก่น, ประเทศไทย

⁴ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพมหานคร, ประเทศไทย

*ผู้ประพันธ์บรรณกิจ อีเมล : orapin.ch@rmuti.ac.th

รับต้นฉบับ: 31 มีนาคม 2565; รับบทความฉบับแก้ไข: 29 กรกฎาคม 2565; ตอบรับบทความ: 6 ตุลาคม 2565

เผยแพร่ออนไลน์: 22 ธันวาคม 2565

บทคัดย่อ

บทความนี้นำเสนอการสังเคราะห์วงจรกรองสัญญาณอนเนกประสงค์อันดับสองแบบหนึ่งอินพุตและห้าเอาต์พุต วงจรที่นำเสนอทำงานในโหมดแรงดัน โดยนำวงจร VDTA มาใช้เป็นอุปกรณ์แอคทีฟหลัก สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณได้ครบทั้งห้ารูปแบบพร้อมกันได้แก่ ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่ต่ำ (LP) กรองผ่านแถบความถี่ (BP) ผ่านความถี่สูง (HP) ตัดแถบความถี่ (BS) และกรองผ่านทุกความถี่ (AP) โดยไม่ต้องปรับเปลี่ยนโครงสร้างของวงจร นอกจากนี้วงจรกรองสัญญาณที่นำเสนอยังสามารถปรับค่าความถี่เชิงมุมธรรมชาติและตัวประกอบคุณภาพของวงจรได้อิสระต่อกันด้วยวิธีการทางอิเล็กทรอนิกส์ และได้ทำการจำลองคุณลักษณะการทำงานของวงจรกรองสัญญาณดังกล่าวด้วยโปรแกรม PSpice โดยใช้เทคโนโลยีซีมอส 0.25 ไมครอน อีกทั้งยังได้ต่อวงจรทดสอบการทำงานของวงจรที่นำเสนอโดยใช้ไอซีเบอร์ CA3080 ซึ่งผลการแปรค่าความถี่เชิงมุมธรรมชาติจะเห็นได้ว่าไม่ส่งผลต่อค่าตัวประกอบคุณภาพ โดยพบค่าความผิดพลาดเฉลี่ยเท่ากับ 3.727% จากการพิจารณาความผิดเพี้ยนของฮาร์มอนิก (THD) ของผลตอบสนองแบบ BP พบว่า THD มีค่าสูงสุดเท่ากับ 10.782% นอกจากนี้ยังพบว่าการทำงานของวงจรกรองสัญญาณที่นำเสนอเมื่ออุณหภูมิเกิดการเปลี่ยนแปลงตั้งแต่ 0 °C ถึง 100 °C มีค่าความเบี่ยงเบนสูงสุดเท่ากับ 16.98% ที่อุณหภูมิ 100 °C รวมทั้งทำการวิเคราะห์ผลการทำงานของวงจรทางสถิติด้วยวิธี Monte Carlo ผลที่ได้พบว่าแนวโน้มของความถี่เชิงมุมธรรมชาติมีค่าความผิดพลาดเพียง 0.189% เท่านั้น ซึ่งผลที่ได้ทั้งหมดจากการจำลองและการต่อวงจรทดลองมีความสอดคล้องกับทฤษฎีที่นำเสนอ

คำสำคัญ : วงจรกรองสัญญาณแบบหนึ่งอินพุตห้าเอาต์พุต วงจรกรองสัญญาณอนเนกประสงค์ วงจร VDTA วงจรโหมดแรงดัน

Universal Filter with Single Input and Five Outputs Employing VDTAs

Jirapun Pimpol¹ Chakkrich Panrueansan² Orapin Channumsin^{3*} Worapong Tangsrirat⁴

^{1,2,3*}Faculty of Engineering, Rajamangala University of Technology Isan Khon Kaen Campus, Khon Kaen, Thailand

⁴School of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand

*Corresponding Author. E-mail address: orapin.ch@rmuti.ac.th

Received: 31 March 2022; Revised: 29 July 2022; Accepted: 6 October 2022

Published online: 22 December 2022

Abstract

This article introduces the synthesis of single-input five-output universal filter employing VDTA as the major active component. The proposed universal filter operates voltage-mode and it can also generate the five filter functions, namely lowpass (LP), bandpass (BP) highpass (HP) bandstop (BS) and allpass (AP) responses simultaneously without modifying the circuit configuration. The proposed filter achieves the electronically and orthogonal variation of the significant parameter natural angular frequency and the quality factor. Detail analysis of non-ideal VDGA effects and circuit component sensitivity are included. The achievement of the filter circuit is demonstrated with PSPICE simulations based on TSMC 0.25 microns CMOS technology and experimental workability employing IC CA3080. Further, the tuning results of natural angular frequency without affecting the quality factor have an average error of 3.727%. The total harmonic distortion (THD) of BP filter response has been investigated that the maximum THD values of 10.782%. Moreover, the work results when the temperature discretely run between 0 °C to 100 °C, it illustrates that the maximum deviation of temperature at 100 °C is equal to 16.98%. In addition, the operational analysis of the proposed filter with Monte Carlo method which the trend of natural angular frequency was approximately 1.593 MHz with only 0.189% of relative error. The all simulation and experimental results of the filter circuit are the corresponding to the proposed theoretical.

Keywords: Single-input five-output (SIFO), Universal filter, VDTA element, Voltage-mode circuit

1) บทนำ

หลายสิบปีที่ผ่านมาเมื่อกล่าวถึงวงจรที่ใช้ในการประมวลสัญญาณแอนะล็อก อาทิเช่น วงจรอินทิเกรเตอร์ วงจรกรองสัญญาณ วงจรออสซิลเลเตอร์ และวงจรเลียนแบบอุปกรณ์ เป็นต้น การออกแบบและสังเคราะห์วงจรดังกล่าวเหล่านี้โดยใช้อุปกรณ์แอคทีฟประเภทต่าง ๆ ได้มีการนำเสนอและตีพิมพ์กันอย่างกว้างขวาง [1]–[13] และเมื่อไม่นานมานี้ อุปกรณ์แอคทีฟที่ชื่อว่า วงจร VDTA (voltage differencing transconductance amplifier) [14] ซึ่งเป็นอุปกรณ์แอคทีฟประเภทหนึ่งที่ได้รับคามนิยมเป็นอย่างมาก โครงสร้างของวงจร VDTA นั้นประกอบด้วยวงจรแหล่งจ่ายกระแสที่ควบคุมด้วยแรงดัน (voltage-controlled current source; VCCS) จำนวนสองวงจรผนวกเข้าด้วยกัน โดยวงจร VDTA ได้อาศัยหลักการทำงานของวงจร VCCS ซึ่งมีคุณลักษณะที่น่าสนใจ คือ สามารถแปรค่าพารามิเตอร์หลักของวงจรด้วยวิธีการทางอิเล็กทรอนิกส์จากการปรับอัตราขยายค่าความนำ (transconductance gain) ของวงจร อีกทั้งจากคุณลักษณะดังกล่าวสามารถนำไปสู่การลดจำนวนอุปกรณ์ในการออกแบบและสังเคราะห์วงจรได้อีกด้วย ในช่วงระยะเวลาที่ผ่านมาหากพิจารณาถึงวงจรกรองสัญญาณที่มีโครงสร้างแบบหนึ่งอินพุตและหลายเอาต์พุต (single-input multiple-output; SIMO) ซึ่งมีการทำงานในโหมดแรงดัน พบว่ามีการนำอุปกรณ์แอคทีฟหลากหลายประเภทมาใช้สำหรับออกแบบและสังเคราะห์วงจรกรองสัญญาณ SIMO เป็นจำนวนมาก [15]–[25] อย่างไรก็ตามพบว่าวงจรกรองสัญญาณที่นำเสนอในหลายวงจรยังมีโครงสร้างเป็นแบบหนึ่งอินพุตสามเอาต์พุต (single-input three-output; SITO) ซึ่งสามารถทำหน้าที่กรองสัญญาณได้เพียงสามรูปแบบเท่านั้น [15]–[20] อีกทั้งยังคงต้องการอุปกรณ์แอคทีฟจำนวนมากกว่าสองตัวขึ้นไป นำมาต่อร่วมกับอุปกรณ์พาสซีฟ โดยยังพบว่ามีการใช้อุปกรณ์ดังกล่าวจำนวนมากอยู่ [18]–[20] นอกจากนี้วงจรที่นำเสนอ [17] ยังคงใช้ตัวเก็บประจุต่อแบบลอยตัว ทำให้โครงสร้างของวงจรมีความซับซ้อน พื้นที่วงจรมีขนาดใหญ่ และเกิดการสูญเสียกำลังไฟฟ้ามาก จึงเป็นแนวทางที่ไม่เหมาะสมในการนำไปสังเคราะห์เป็นวงจรรวม (integrated circuit; IC) รวมถึงในบางวงจร [15]–[17] ยังไม่สามารถแปรค่าพารามิเตอร์ที่สำคัญของวงจร อาทิเช่น ความถี่เชิงมุมธรรมชาติ (ω_0) และตัวประกอบคุณภาพ (Q) ได้อิสระต่อกัน ต่อมาได้มีนักวิจัยทำการออกแบบและพัฒนาโครงสร้างของวงจรกรองสัญญาณอเนกประสงค์อันดับสองให้สามารถสังเคราะห์ฟังก์ชัน

กรองสัญญาณได้ครบทั้งห้าฟังก์ชันพร้อมกัน โดยออกแบบให้โครงสร้างของวงจรดังกล่าวเป็นแบบหนึ่งอินพุตห้าเอาต์พุต (single-input five-output; SIFO) [21]–[26] เพื่อความสะดวกในการนำไปใช้งาน โดยวงจรกรองสัญญาณแบบ SIFO ดังกล่าวสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณได้ครบทุกฟังก์ชันพร้อมกัน อย่างไรก็ตามพบว่าวงจรดังกล่าวเหล่านี้ยังต้องการอุปกรณ์แอคทีฟจำนวนมากอยู่ อีกทั้งยังต้องการเงื่อนไขความเท่ากันของอุปกรณ์ที่ใช้สำหรับสังเคราะห์ฟังก์ชันกรองสัญญาณ [21]–[25] ซึ่งพบว่าในวงจร [21] ยังไม่สามารถแปรค่าความถี่ ω_0 และ Q ได้อิสระต่อกัน รวมถึงบางวงจรที่นำเสนอไม่สามารถแปรค่าด้วยวิธีการทางอิเล็กทรอนิกส์จากการเปลี่ยนแปลงค่ากระแสไบอัสในวงจร [21]–[22], [24]

ดังนั้นบทความที่นำเสนอจึงมุ่งเน้นการสังเคราะห์วงจรกรองสัญญาณอเนกประสงค์ไบควอดราติกแบบหนึ่งอินพุตห้าเอาต์พุต (SIFO) ซึ่งมีการทำงานในโหมดแรงดันโดยใช้อุปกรณ์แอคทีฟและพาสซีฟจำนวนน้อย ในที่นี้ได้นำวงจร VDTA มาสังเคราะห์เป็นอุปกรณ์แอคทีฟหลักต่อร่วมกับตัวต้านทานและตัวเก็บประจุต่อเทียบกราวด์ วงจรกรองสัญญาณไบควอดราติกแบบ SIFO ที่นำเสนอมีข้อดี ดังนี้

- (1) ใช้อุปกรณ์แอคทีฟ คือ วงจร VDTA จำนวนสองตัว ตัวต้านทานจำนวนสองตัว และตัวเก็บประจุต่อเทียบกราวด์จำนวนสองตัว
 - (2) สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณได้ครบทั้งทุกฟังก์ชันพร้อมกัน คือ LP BP HP BS และ AP โดยไม่ต้องปรับเปลี่ยนโครงสร้างของวงจร
 - (3) ปราศจากเงื่อนไขความเท่ากันของอุปกรณ์ที่ใช้สำหรับสังเคราะห์ฟังก์ชันกรองสัญญาณในทุกฟังก์ชัน
 - (4) สามารถแปรค่าพารามิเตอร์หลักของวงจรได้อิสระต่อกันด้วยวิธีการทางอิเล็กทรอนิกส์จากอัตราขยายค่าความนำ
 - (5) มีค่าความไวต่อการแปรค่าของอุปกรณ์ในวงจรที่ต่ำ
- วงจรกรองสัญญาณแบบ SIFO ที่นำเสนอได้นำเทคโนโลยีซีมอส 0.25 ไมครอน มาใช้จำลองการทำงาน อีกทั้งได้นำไอซีเบอร์ CA3080 มาต่อเพื่อทดสอบการทำงานของวงจรกรองสัญญาณที่นำเสนอ นอกจากนี้ได้เปรียบเทียบกับคุณสมบัติการทำงานของวงจรที่นำเสนอกับวงจรกรองสัญญาณไบควอดราติกที่มีโครงสร้างแบบ SIMO อื่น ๆ [15]–[26] แสดงดังตารางที่ 1

ตารางที่ 1 : เปรียบเทียบคุณสมบัติของวงจรกรองสัญญาณที่นำเสนอและวงจรกรองสัญญาณใน [15]–[26]

Ref.	จำนวนอุปกรณ์แอคทีฟ	จำนวนอุปกรณ์พาสซีฟ	โครงสร้างวงจรกรองสัญญาณ	กรองสัญญาณได้ครบทุกฟังก์ชัน (LP, BP, HP, BS และ AP)	เงื่อนไขความเท่ากันของอุปกรณ์	ปรับค่า ω_c และ Q ได้อิสระ	แปรค่าด้วยวิธีทางอิเล็กทรอนิกส์
[15]	DCCTA=1	Gnd R=1, Gnd C=2	SITO	✗	✗	✗	✓
[16]	VD-DIBA=2	Gnd C=1	SITO	✗	✗	✗	✓
[17]	VDGA=2	Float C=1, Gnd C=2	SITO	✗	✗	✗	✓
[18]	CFOA=3 (AD844)	Float R=2, Gnd R=2, Gnd C=2	SITO	✗	✗	✓	✓
[19]	CFA=3 (AD844)	Float R=2, Gnd R=1, Gnd C=2	SITO	✗	✗	✓	✓
[20]	LT1228=3	Float R=3, Gnd R=1, Gnd C=2	SITO	✗	✗	✓	✓
[21]	DVCC=3	Gnd R=3, Gnd C=2	SIFO	✓	✓	✗	✗
[22]	DDCC=2	Float R=2, Gnd R=1, Gnd C=2	SIFO	✓	✓	✓	✗
[23]	DDCCTA=2	Gnd R=2, Gnd C=2	SIFO	✓	✓	✓	✓
[24] Fig.2	TO-CCII=2	Float R=4, Gnd R=1, Gnd C=2	SIFO	✓	✓	✓	✗
[24] Fig.3	TO-CCII=2	Float R=3, Gnd R=2, Gnd C=2	SIFO	✓	✓	✓	✗
[25]	VDTA=2	R-MOS=2, Gnd C=2	SIFO	✓	✓	✓	✓
[26]	VDDDA=3	Gnd R=1, Gnd C=2	SIFO	✓	✗	✓	✓
This work	VDTA=2	Float R=1, Gnd R=1, Gnd C=2	SIFO	✓	✗	✓	✓

หมายเหตุ : DDCCTA = differential difference current conveyor transconductance amplifier

VD-DIBA = voltage differencing differential input buffered amplifier

VDGA = voltage differencing gain amplifier

CFOA = current-feedback operational amplifier

CFA = current-feedback amplifier

DVCC = differential voltage current conveyor

DDCC = differential difference current conveyor

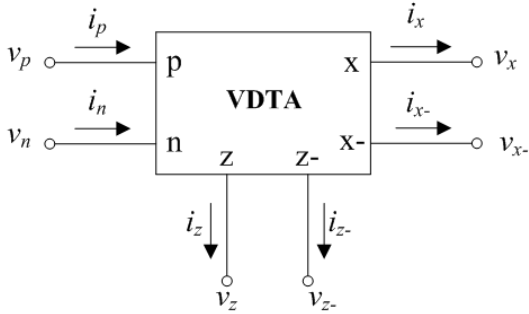
TO-CCII = triple-output second-generation current conveyor

VDTA = voltage differencing transconductance amplifier

VDDDA = voltage differencing differential difference amplifier

2) คุณสมบัติของวงจร VDTA

ในทางอุดมคติพบว่าวงจร VDTA จะมีค่าอิมพีแดนซ์สูงที่ขั้วแรงดันอินพุต v_p และ v_n อีกทั้งยังมีค่าอิมพีแดนซ์สูงที่ขั้วกระแสเอาต์พุต i_z , i_{z-} , i_x และ i_{x-} ตามลำดับ ซึ่งคุณลักษณะของวงจร VDTA สามารถแสดงสัญลักษณ์ทางไฟฟ้าได้ดังรูปที่ 1 และสามารถอธิบายความสัมพันธ์ของแรงดันและกระแสไฟฟ้าของวงจร VDTA ได้ดังสมการต่อไปนี้ [25]



รูปที่ 1 : สัญลักษณ์ทางไฟฟ้าของวงจร VDTA

$$\begin{bmatrix} i_z \\ i_{z-} \\ i_x \\ i_{x-} \end{bmatrix} = \begin{bmatrix} +g_{mF} & -g_{mF} & 0 \\ -g_{mF} & +g_{mF} & 0 \\ 0 & 0 & +g_{mS} \\ 0 & 0 & -g_{mS} \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \end{bmatrix} \quad (1)$$

จากสมการ (1) พบว่าพารามิเตอร์ g_{mF} และ g_{mS} คือ อัตราขยายค่าความนำ (transconductance gain) ตัวที่หนึ่ง และอัตราขยาย

ค่าความนำตัวที่สอง ตามลำดับ โดยทั่วไปแล้วอัตราขยายค่าความนำสามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์จากกระแสไบอัสของวงจร VDTA ซึ่งผลต่างของแรงดันอินพุตที่พอร์ต p และ n ($v_p - v_n$) จะถูกแปลงไปเป็นกระแสเอาต์พุตที่พอร์ต z และ $z-$ (i_z และ i_{z-}) ด้วย g_{mF} นอกจากนี้แรงดันที่พอร์ต z และ $z-$ (v_z และ v_{z-}) ถูกแปลงมาเป็นกระแสเอาต์พุตที่พอร์ต x และ $x-$ (i_x และ i_{x-}) ด้วย g_{mS} ตามลำดับ

โครงสร้างภายในของวงจร VDTA ภายใต้เทคโนโลยีซีมอสสามารถแสดงดังรูปที่ 2 [25] โดยประกอบด้วยแหล่งจ่ายกระแสควบคุมด้วยแรงดัน (M_1 ถึง M_4 และ M_5 ถึง M_8) จากรูปที่ 2 พบว่าโครงสร้างที่นำเสนอจะมีอัตราขยายค่าความนำ g_{mF} และ g_{mS} ของวงจรเป็นดังสมการต่อไปนี้

$$g_{mF} = \left(\frac{g_1 g_2}{g_1 + g_2} \right) + \left(\frac{g_3 g_4}{g_3 + g_4} \right) \quad (2)$$

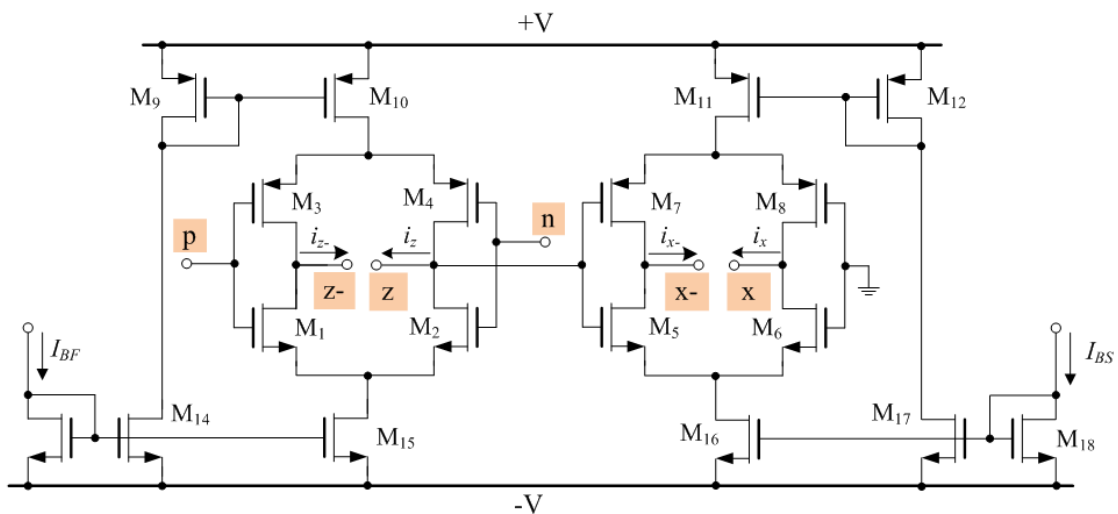
และ

$$g_{mS} = \left(\frac{g_5 g_6}{g_5 + g_6} \right) + \left(\frac{g_7 g_8}{g_7 + g_8} \right) \quad (3)$$

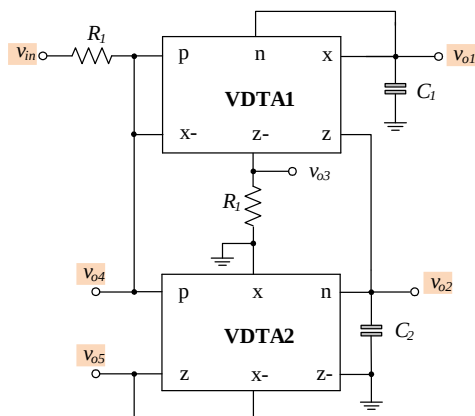
เมื่อ

$$g_i = \sqrt{\mu C_{ox} (W_i/L_i) I_{Bi}} \quad (4)$$

และ g_i คือ ค่าความนำ I_{Bi} คือ กระแสไบอัสตรงจากภายนอก μ คือ ค่าความคล่องตัวของพาหะในช่องนำกระแส C_{ox} คือ ความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ W_i และ L_i คือ ความกว้างและความยาวของช่องนำกระแส ของมอสเฟตตัวที่ i ($i = 1, 2, \dots, 8$) ตามลำดับ



รูปที่ 2 : โครงสร้างภายในของวงจร VDTA แบบเทคโนโลยีซีมอส



รูปที่ 3 : วงจรกรองสัญญาณอนุกรมประเภท SIFO โดยใช้วงจร VDTA ที่นำเสนอ

3) วงจรกรองสัญญาณอเนกประสงค์แบบ SIFO

ในหัวข้อนี้ได้นำเสนอการสังเคราะห์วงจรกรองสัญญาณ
อนกประสงค์อันดับสองแบบ SIFO ในโหมดแรงดัน ซึ่งประกอบด้วย
วงจร VDTA เพียงสองตัว ตัวต้านทานจำนวนสองตัว ต่อร่วมกับ
ตัวเก็บประจุเทียบกราวด์จำนวนสองตัวเท่านั้น โครงสร้างของวงจร
กรองสัญญาณดังกล่าวแสดงได้ดังรูปที่ 3

จากการวิเคราะห์ความสัมพันธ์ของวงจรรองสัญญาณแบบ SIFO ดังรูปที่ 3 พบว่าวงจรดังกล่าวนี้สามารถทำการสังเคราะห์ ฟังก์ชันกรองสัญญาณอันดับสองได้ทั้งครบห้ารูปแบบพร้อมกันดัง สมการต่อไปนี้

$$H_{LP} = \frac{V_{o1}}{V_{in}} = \frac{\left(\frac{g_{mF1} g_{mS1}}{C_1 C_2} \right)}{D(s)} \quad (5)$$

$$H_{BP} = \frac{V_{o2}}{V_{in}} = \frac{s \left(\frac{g_{mF1}}{C_2} \right)}{D(s)} \quad (6)$$

$$H_{HP} = \frac{V_{o3}}{V_{in}} = \frac{s^2 \left(\frac{g_{mF1} R_2}{C_1 C_2} \right)}{D(s)} \quad (7)$$

$$H_{BS} = \frac{V_{o4}}{V_{in}} = \frac{\left(s^2 + \frac{g_{mF1} g_{mS1}}{C_1 C_2} \right)}{D(s)} \quad (8)$$

$$H_{AP} = \frac{V_{o5}}{V_{in}} = \left(\frac{g_{mF2}}{g_{mS2}} \right) \cdot \left[\frac{s^2 - s \left(\frac{g_{mF1}}{C_2} \right) + \frac{g_{mF1} g_{mS1}}{C_1 C_2}}{D(s)} \right] \quad (9)$$

$$D(s) = s^2 + s \left(\frac{g_{mF1} g_{mS1} R_1}{C_j} \right) + \left(\frac{g_{mF1} g_{mS1}}{C_j C_j} \right) \quad (10)$$

จากสมการ (5) ถึง (10) จะเห็นได้ว่าฟังก์ชันกรองสัญญาณใน
รูปแบบ LP BP HP BS และ AP สามารถสังเคราะห์ได้จาก V_{01}
 V_{02} V_{03} V_{04} และ V_{05} ตามลำดับ โดยปราศจากเงื่อนไขความเท่ากัน
ของอุปกรณ์ภายในวงจรอีกด้วย ซึ่งในกรณีฟังก์ชันกรองสัญญาณ
แบบ AP จะมีอัตราขยายเท่ากับ (g_{mF2}/g_{mS2}) ดังสมการ (10)
นอกจากนี้เมื่อทำการพิจารณาค่าพารามิเตอร์ที่มีความสำคัญใน
วงจรดังกล่าว ได้แก่ ค่าความถี่เชิงมุมธรรมชาติ (ω_0) และค่าตัว
ประกอบคุณภาพ (Q) สามารถหาได้ดังสมการต่อไปนี้

$$\omega_o = \sqrt{\frac{g_{mF1}g_{mS1}}{C_1C_2}} \quad (11)$$

และ
$$Q = \frac{1}{R_1} \sqrt{\frac{C_2}{g_{mF1} g_{mS1} C_1}} \quad (12)$$

จากสมการ (11) และ (12) พบว่าสามารถแปรค่าได้จาก g_{mF} และ/หรือ g_{mS} ในขณะเดียวกันค่าพารามิเตอร์ Q สามารถแปรค่าได้อิสระจากการปรับค่าตัวต้านทาน R_1 เพียงตัวเดียวเท่านั้น

4) วิเคราะห์ความผิดพลาดในกรณีไม่เป็นอุดมคติ

เมื่อทำการวิเคราะห์ถึงสมการคุณลักษณะกรณีไม่เป็นอุดมคติของวงจร VDTA จะเห็นได้ว่าจะพบค่าเบี่ยงเบนที่เกิดขึ้นเนื่องจากผิดพลาดในการส่งผ่านอัตราขยาย ซึ่งสมการคุณลักษณะในกรณีไม่เป็นอุดมคติจะเป็นดังนี้

$$\begin{bmatrix} i_z \\ i_{z-} \\ i_x \\ i_{x-} \end{bmatrix} = \begin{bmatrix} +\beta_F g_{mF} & -\beta_F g_{mF} & 0 \\ -\beta_F g_{mF} & +\beta_F g_{mF} & 0 \\ 0 & 0 & +\beta_S g_{mS} \\ 0 & 0 & -\beta_S g_{mS} \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \end{bmatrix} \quad (13)$$

เมื่อ β_F และ β_S คือ ความผิดพลาดในการส่งผ่านอัตราขยาย
ค่าความนำตัวที่ 1 และ 2 ของวงจร VDTA จากสมการ (13) หาก
พิจารณาถึงความผิดพลาดดังกล่าวที่เกิดขึ้นภายในวงจรกรอง
สัญญาณเนกประสงค์ดังรูปที่ 3 พบว่าค่าพารามิเตอร์ ω_0 และ
 Q สมการจะเป็นดังนี้

$$\omega_0 = \sqrt{\frac{\beta_{F1}\beta_{S1}g_{mF1}g_{mS1}}{C_1C_2}} \quad (14)$$

และ
$$Q = \frac{1}{R_1} \sqrt{\frac{C_2}{\beta_{F1} \beta_{S1} g_{mF1} g_{mS1} C_1}} \quad (15)$$

จากนั้นทำการวิเคราะห์ค่าความไวของ ω_0 และ Q ของ
อุปกรณ์ภายในวงจรที่นำเสนอ พบว่าเป็นดังสมการต่อไปนี้

$$S_{g_{mF1}, g_{mS1}}^{a_0} = S_{\beta_{F1}, \beta_{S1}}^{a_0} = -S_{C_1, C_2}^{a_0} = \frac{1}{2} \quad (16)$$

$$S_{g_{mF1}, g_{mS1}}^Q = S_{C_1}^Q = S_{\beta_{F1}, \beta_{S1}}^Q = -S_{C_2}^Q = -\frac{1}{2} \quad (17)$$

$$\text{และ} \quad S_{R_1, R_2}^{\omega_0} = S_{\beta_{F2}, \beta_{F2}}^{\omega_0} = S_{R_1, R_2}^Q = S_{\beta_{F1}, \beta_{F2}}^Q = 0 \quad (18)$$

จากสมการ (16) ถึง (18) จะพบว่าสัมประสิทธิ์ค่าความไวของ ω_0 และ Q มีค่าไม่เกิน 1 ดังนั้นความไวของวงจรกรองสัญญาณอนกประสงค์ที่นำเสนอจึงมีค่าต่ำ

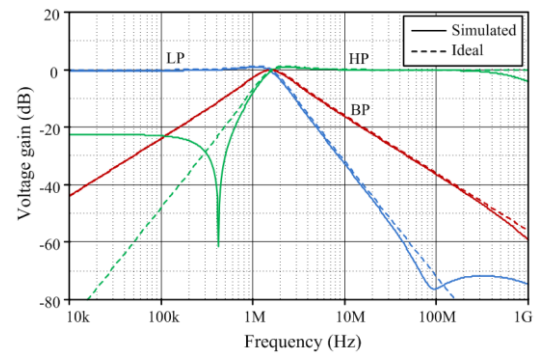
5) การจำลองการทำงานของวงจรที่นำเสนอ

ได้ทำการตรวจสอบประสิทธิภาพการทำงานของวงจรกรองสัญญาณที่นำเสนอด้วยโปรแกรม PSpice ซึ่งโปรแกรมดังกล่าวมีข้อดี คือ สามารถจำลองโครงสร้างภายในของวงจร VDTA ในรูปที่ 2 โดยใช้โมเดลทรานซิสเตอร์แบบชิมอสภายใต้เทคโนโลยี 0.25- μm จากบริษัท TSMC (Taiwan Semiconductor Manufacturing Company) เมื่อป้อนแหล่งจ่ายไฟให้วงจร VDTA มีค่า $+V = -V = 1\text{ V}$ และอัตราส่วน W/L ของทรานซิสเตอร์เป็นดังตารางที่ 2

เมื่อกำหนดให้กระแสไบอัส $I_{BF} = I_{BS} = 100\text{ }\mu\text{A}$ ($g_m = 1\text{ mAV}$) ตัวต้านทาน $R_1 = R_2 = 1\text{ k}\Omega$ และตัวเก็บประจุ $C_1 = C_2 = 100\text{ pF}$ จากการกำหนดค่าดังกล่าวทำให้ความถี่ $f_0 = \omega_0/2\pi \cong 1.59\text{ MHz}$ และ $Q = 1$ โดยผลตอบสนองทางความถี่ของฟังก์ชันกรองสัญญาณในรูปแบบ LP HP และ BP ของวงจรที่นำเสนอในรูปที่ 3 สามารถแสดงได้รูปที่ 4 ซึ่งจะเห็นได้ว่าผลตอบสนองแบบ HP ในช่วงความถี่ต่ำกว่า 1 MHz จะพบความผิดพลาดเกิดขึ้นค่อนข้างมาก อย่างไรก็ตามผลตอบสนองดังกล่าวที่เกิดขึ้นอยู่ในช่วงอัตราขยายต่ำกว่า -8 dB จึงไม่ส่งผลกระทบต่อการทำงานของวงจร ในทำนองเดียวกันหากพิจารณาผลตอบสนองแบบ LP พบว่าเกิดความผิดพลาดเพิ่มมากขึ้นในช่วงความถี่ประมาณ 3 MHz เป็นต้นไป อย่างไรก็ตามค่าดังกล่าวไม่ได้อยู่ในช่วงการทำงานของผลตอบสนองแบบ LP ดังนั้นจึงไม่ส่งผลกระทบต่อการทำงานเช่นเดียวกัน

ตารางที่ 2 : อัตราส่วนทรานซิสเตอร์ของวงจร VDTA ในรูปที่ 2

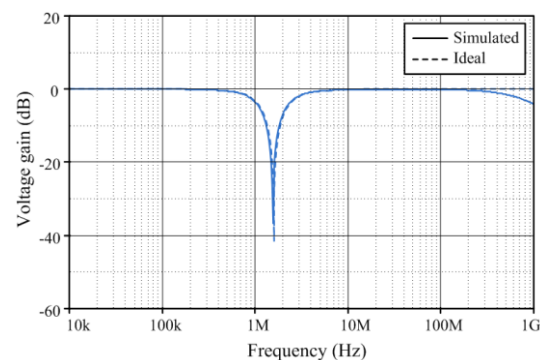
ทรานซิสเตอร์	$W/L (\mu\text{m}/\mu\text{m})$
$M_1 - M_2, M_5 - M_6$	14.55/0.25
M_3, M_4, M_7, M_8	23.3/0.25
$M_9 - M_{10}, M_{11} - M_{12}$	5.2/0.25
$M_{13} - M_{14}, M_{16} - M_{17}$	2.8/0.25
M_{15}, M_{18}	3.2/0.25



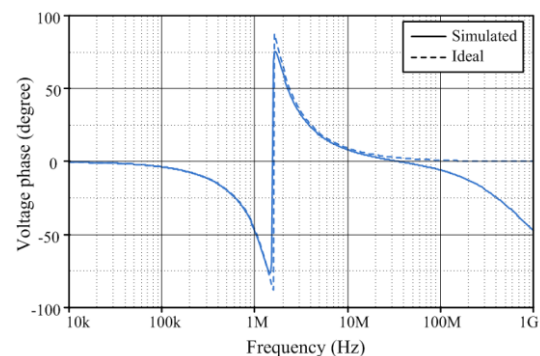
รูปที่ 4 : ผลการจำลองทางความถี่แบบ LP BP และ HP ของวงจรที่นำเสนอในรูปที่ 3

ถัดมาทำการจำลองผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองสัญญาณแบบ BS และ AP ของวงจรที่นำเสนอแสดงได้ดังรูปที่ 5 และ 6 ตามลำดับ ซึ่งพบว่าผลที่ได้จากการจำลองของวงจรที่นำเสนอมีความสอดคล้องและใกล้เคียงกับทฤษฎีที่นำเสนอ

จากนั้นทำการจำลองผลตอบสนองทางเวลาของฟังก์ชันกรองสัญญาณแบบ BP เทียบกับแรงดันอินพุต เมื่อป้อนแรงดันอินพุต (v_{in}) เท่ากับ 100 mV_p ที่ความถี่ 1.59 MHz ผลที่ได้แสดงดังรูปที่ 7 นอกจากนี้ยังพบค่าการสูญเสียกำลังงานของวงจรที่นำเสนอมีค่าประมาณ 3 mW

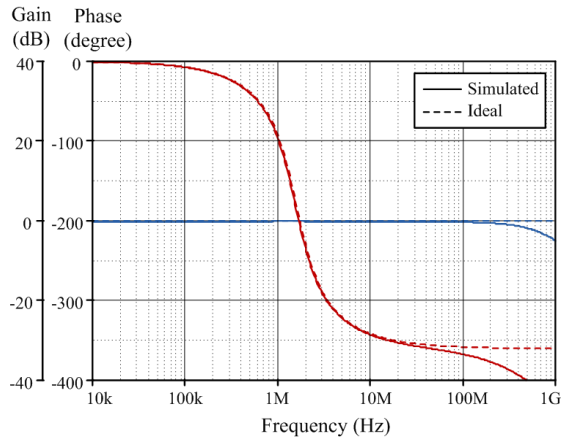


(ก) ผลการจำลองทางขนาด

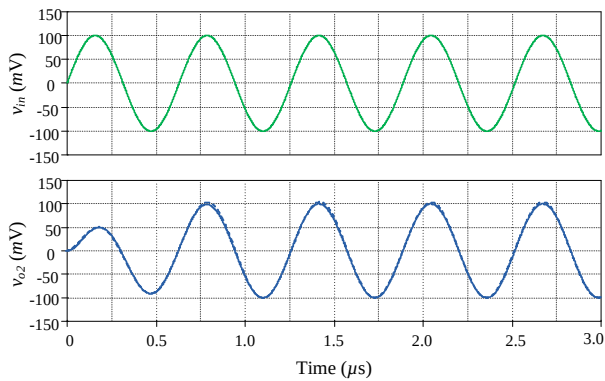


(ข) ผลการจำลองทางเฟส

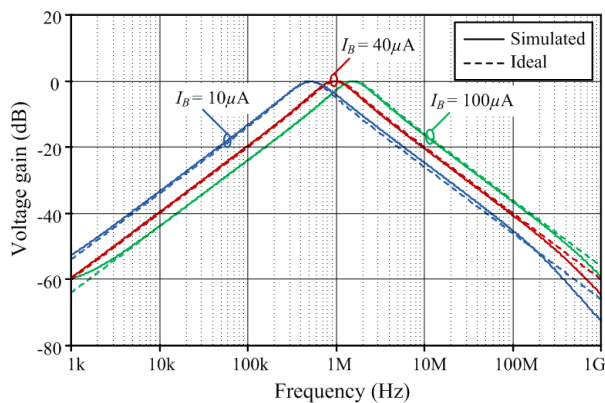
รูปที่ 5 : ผลการจำลองทางความถี่แบบ BS ของวงจรในรูปที่ 3



รูปที่ 6 : ผลจำลองทางขนาดและเฟสแบบ AP ของวงจรในรูปที่ 3



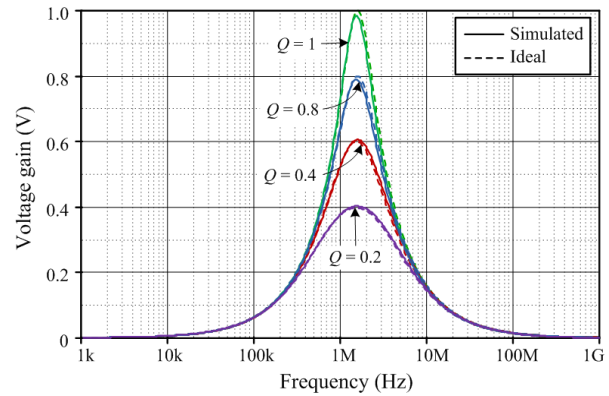
รูปที่ 7 : ผลตอบสนองทางเวลาของฟังก์ชันกรองสัญญาณแบบ BP ที่ความถี่ 1.59 MHz



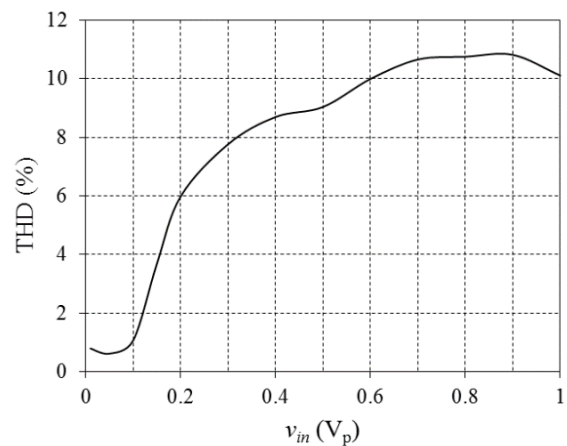
รูปที่ 8 : ผลจำลองทางความถี่แบบ BP เมื่อทำการแปรค่า f_o

จากรูปที่ 8 แสดงผลที่ได้จากการแปรค่าความถี่ f_o และ Q ของวงจรที่นำเสนอ เมื่อกำหนดให้ $I_{BF} = I_{BS}$ มีค่าเป็นดังนี้ $10 \mu A$ ($g_m = 316 \mu A/V$), $40 \mu A$ ($g_m = 632 \mu A/V$) and $100 \mu A$ ($g_m = 1 \text{ mA/V}$) ที่ความถี่ f_o เท่ากับ 0.5 MHz , 1 MHz และ 1.59 MHz ตามลำดับ โดยค่า f_o จากการจำลองพบว่ามีค่าเป็น 0.524

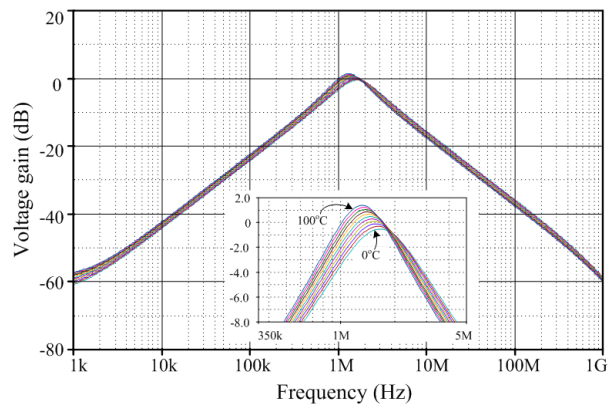
MHz 0.955 MHz และ 1.56 MHz ตามลำดับ หรือมีค่าความผิดพลาดเท่ากับ 4.8% , 4.5% และ 1.88% ตามลำดับ โดยพบความผิดพลาดเฉลี่ยมีค่าประมาณ 3.727%



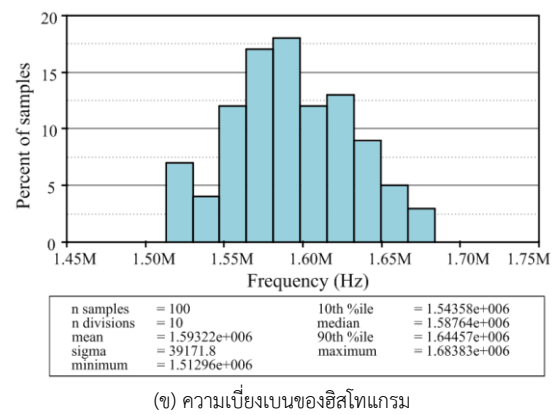
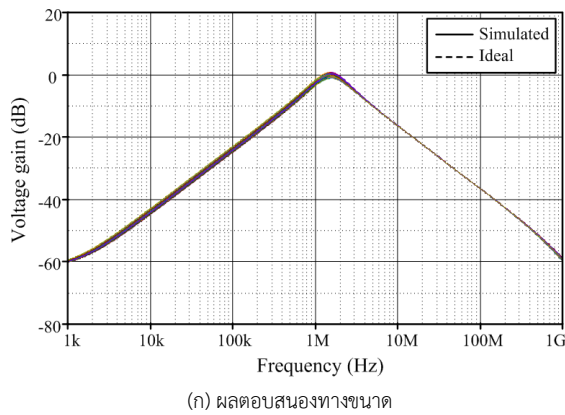
รูปที่ 9 : ผลจำลองทางความถี่แบบ BP เมื่อทำการแปรค่า Q



รูปที่ 10 : การเปรียบเทียบค่า THD และขนาดแรงดันอินพุตของผลตอบสนองแบบ BP



รูปที่ 11 : คุณสมบัติของผลตอบสนองแบบ BP เมื่ออุณหภูมิมีการเปลี่ยนแปลง



รูปที่ 12 : ผลที่ได้จากการวิเคราะห์ด้วยวิธี Monte Carlo สำหรับผลตอบสนองแบบ BP

ได้ทำการแปรค่าพารามิเตอร์ Q ของวงจรที่นำเสนอในรูปที่ 3 เมื่อกำหนดให้ $I_{BF} = I_{BS}$ มีค่าเป็นดังนี้ $100 \mu A$ ($g_m = 1 \text{ mA/V}$) ตัวเก็บประจุ $C_1 = C_2 = 100 \text{ pF}$ และทำการแปรค่าตัวต้านทาน ($R_1 = R_2$) ให้มีค่าเป็น $1 \text{ k}\Omega$ $1.25 \text{ k}\Omega$ $1.65 \text{ k}\Omega$ และ $2.5 \text{ k}\Omega$ ตามลำดับ โดยที่ $Q = 1$ 0.8 0.6 และ 0.4 ตามลำดับ อย่างไรก็ตามพบว่าจากการแปรค่าความถี่ f_o จะไม่ส่งผลกระทบต่อค่า Q ในขณะเดียวกันเมื่อทำการแปรค่าพารามิเตอร์ Q ก็ไม่ส่งผลกระทบต่อค่า f_o ด้วยเช่นกัน

หากพิจารณาความผิดเพี้ยนของฮาร์โมนิก (the total harmonic distortion; THD) ของผลตอบสนองแบบ BP เมื่อป้อนสัญญาณรูปคลื่นไซน์ที่ v_{in} ของวงจร โดยทำการแปรค่า v_{in} จนกระทั่งมีค่าเท่ากับ $1 V_p$ ที่ความถี่ 1.59 MHz ผลที่ได้สามารถแสดงได้ดังรูปที่ 10 ซึ่งพบว่า THD สูงสุดมีค่าเท่ากับ 10.82%

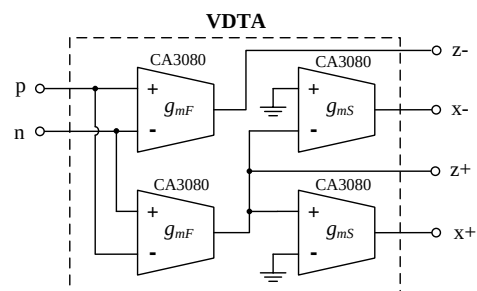
นอกจากนี้ได้ทำการพิจารณาการทำงานของวงจรกรองสัญญาณที่นำเสนอเมื่ออุณหภูมิเกิดการเปลี่ยนแปลง จากรูปที่ 11 แสดงผลตอบสนองทางความถี่แบบ BP เมื่อมีการเปลี่ยนแปลงอุณหภูมิ ตั้งแต่ 0°C จนถึง 100°C ซึ่งพบว่าความถี่ f_o มีการแปรค่าตั้งแต่ 1.659 MHz ที่อุณหภูมิ 0°C ไปจนถึง f_o เท่ากับ 1.32 MHz ที่อุณหภูมิ 100°C โดยมีค่าความเบี่ยงเบนสูงสุดเท่ากับ 16.98% ที่อุณหภูมิ 100°C และต่ำสุดเท่ากับ 4.34% ที่อุณหภูมิ 0°C ผลที่ได้ดังกล่าวจะเห็นได้ว่าค่าความถี่ f_o เกิดการเปลี่ยนแปลงเพิ่มมากขึ้นเมื่ออุณหภูมิมีค่าสูงขึ้น อย่างไรก็ตามความเบี่ยงเบนที่เกิดขึ้นดังกล่าวสามารถทำการชดเชยได้จากการปรับอัตราขยายค่าความนำ

ทำการวิเคราะห์ผลการการทำงานของวงจรกรองสัญญาณที่นำเสนอทางสถิติด้วยวิธี Monte Carlo โดยจำลองการทำงานจำนวน 100 ครั้ง เมื่อกำหนดให้ C_1 มีค่าความเบี่ยงเบนแบบเกาส์เซียน

(Gaussian) เท่ากับ 10% ผลตอบสนองทางความถี่และกราฟความเบี่ยงเบนของฮิสโทแกรม (histogram) ดังกล่าวสามารถแสดงได้ดังรูปที่ 12 (ก) และ 12 (ข) ตามลำดับ ซึ่งจะเห็นได้ว่าแนวโน้มค่าเฉลี่ยของความถี่ f_o มีค่าประมาณ 1.593 MHz ซึ่งจากแนวโน้มค่าเฉลี่ย f_o ดังกล่าวคิดเป็นเปอร์เซ็นต์ความผิดพลาดเฉลี่ยมีค่าเพียง 0.189% เท่านั้น นอกจากนี้ยังพบว่าความถี่ต่ำสุดมีค่าประมาณ 1.513 MHz ในขณะที่ความถี่สูงสุดพบว่ามีค่าประมาณ 1.684 MHz ดังนั้นผลที่ได้จากการจำลองด้วยวิธี Monte Carlo มีแนวโน้มเป็นไปตามทฤษฎี

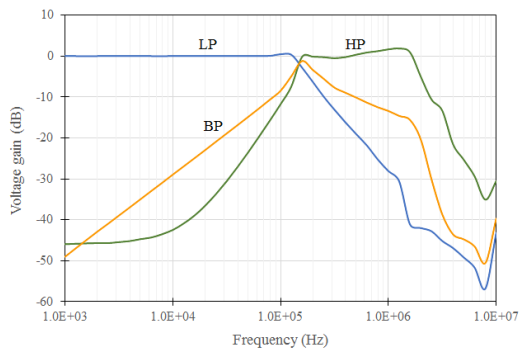
6) ผลการทดลองของวงจรที่นำเสนอ

ในหัวข้อนี้ได้ทดลองการทำงานของวงจรกรองสัญญาณที่นำเสนอ ซึ่งการต่อวงจร VDTA โดยใช้โอซีเบอร์ CA3080 แสดงได้ดังรูปที่ 13 เมื่อกำหนดแหล่งจ่ายไฟให้โอซีเบอร์ CA3080 มีค่า $+V = -V = 5 \text{ V}$ และกำหนดให้กระแสไบอัส $I_{BF} = I_{BS} = 100 \mu A$ ($g_m = 1 \text{ mA/V}$) ตัวต้านทาน $R_1 = R_2 = 1 \text{ k}\Omega$ และตัวเก็บประจุ $C_1 = C_2 = 1 \text{ nF}$ ซึ่งพบว่าความถี่ $f_o \approx 159 \text{ kHz}$ และ $Q = 1$ ผลตอบสนองทางความถี่ของ LP HP และ BP ของวงจรกรองที่นำเสนอสามารถแสดงได้รูปที่ 14

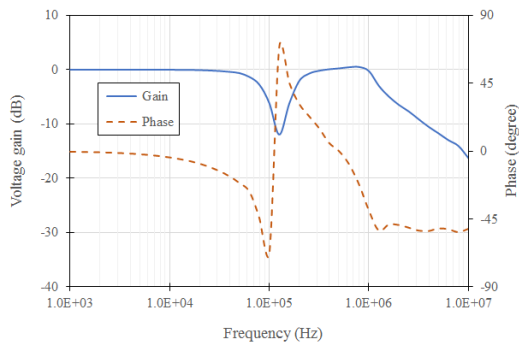


รูปที่ 13 : วงจร VDTA ที่ใช้ในการทดลอง

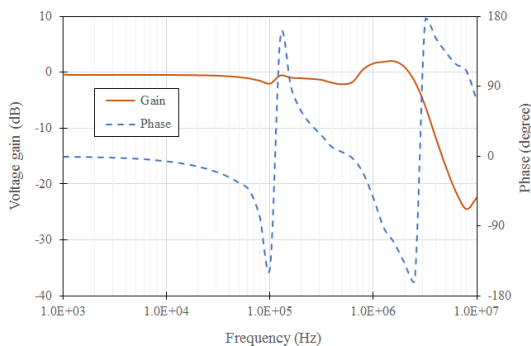
จากรูปที่ 15 และ 16 แสดงผลตอบสนองทางความถี่ของอัตราขยายและเฟสแบบ BS และ AP ตามลำดับ ผลที่ได้จากการทดลองพบว่ามีความถี่ f_o มีค่าประมาณ 158.5 kHz โดยมีค่าความผิดพลาดเท่ากับ 0.314% เท่านั้น นอกจากนี้ได้ตรวจสอบการทำงานของผลตอบสนองทางเวลาของฟังก์ชันกรองสัญญาณแบบ BP เทียบกับสัญญาณอินพุต เมื่อกำหนดให้อินพุตมีรูปคลื่นเป็นสัญญาณไซน์ขนาด 100 mV_{p-p} ที่ความถี่ 159 kHz ซึ่งผลการทดลองดังกล่าวเป็นดังรูปที่ 17 โดยจะเห็นได้ว่าผลลัพธ์ที่ได้มีความสอดคล้องกับทฤษฎี



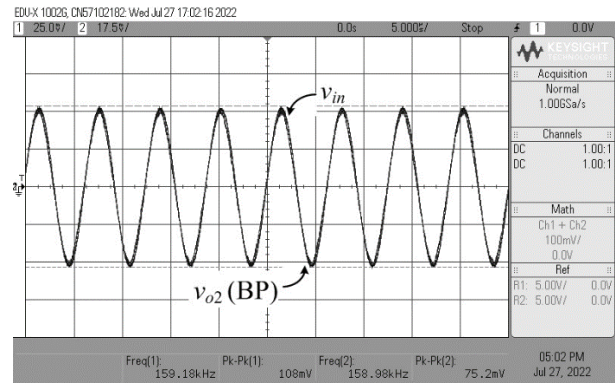
รูปที่ 14 : การวัดผลตอบสนองทางความถี่แบบ LP BP และ HP ของวงจรที่นำเสนอ



รูปที่ 15 : การวัดผลตอบสนองของอัตราขยายและเฟสแบบ BS ของวงจรที่นำเสนอ



รูปที่ 16 : การวัดผลตอบสนองของอัตราขยายและเฟสแบบ AP ของวงจรที่นำเสนอ



รูปที่ 17 : ผลตอบสนองทางเวลาแบบ BP เทียบกับ v_{in}

7) บทสรุป

บทความนี้ได้นำเสนอการสังเคราะห์วงจรกรองสัญญาณอนาล็อกประเภทอันดับสองโหมดแรงดัน ซึ่งอุปกรณ์แอคทีฟหลักที่ใช้สำหรับสังเคราะห์วงจรดังกล่าว คือ วงจร VDTA โครงสร้างของวงจรกรองสัญญาณเป็นแบบ SIFO สามารถทำหน้าที่กรองสัญญาณได้ครบทั้งห้าฟังก์ชัน ได้แก่ LP BP HP BS และ AP ได้พร้อมกันจากโครงสร้างวงจรเดียวกัน โดยปราศจากเงื่อนไขความเท่ากันของอุปกรณ์ อีกทั้งยังสามารถแปรค่า ω_o และ Q ได้อิสระต่อกันด้วยวิธีการทางอิเล็กทรอนิกส์ นอกจากนี้ค่าความไวต่อการแปรค่าอุปกรณ์ของวงจรที่นำเสนอยังมีค่าต่ำ ผลที่ได้จากการจำลองคุณลักษณะของวงจรมีความสอดคล้องกับทฤษฎีที่นำเสนอ โดยพบค่าการสูญเสียกำลังงานของวงจรที่นำเสนอมีค่าประมาณ 3 mW อีกทั้งยังพบว่า THD ของผลตอบสนองแบบ BP มีค่าสูงสุดเท่ากับ 10.782% นอกจากนี้เมื่ออุณหภูมิเกิดการเปลี่ยนแปลงตั้งแต่ 0 °C ถึง 100 °C ยังพบค่าความเบี่ยงเบนสูงสุดเท่ากับ 16.98% ที่อุณหภูมิ 100 °C รวมทั้งผลจากการวิเคราะห์การทำงานของวงจรด้วยวิธี Monte Carlo พบว่าแนวโน้มของความถี่เชิงมุมธรรมชาติมีค่าประมาณ 1.593 MHz ซึ่งมีความผิดพลาดเพียง 0.189% เท่านั้น จากนั้นตรวจสอบการทำงานของวงจรกรองสัญญาณที่นำเสนอโดยการต่อวงจรทดลอง โดยพบความผิดพลาดของความถี่ f_o มีค่าเพียง 0.314% เท่านั้น

กิตติกรรมประกาศ

บทความนี้ได้รับการสนับสนุนจากคณะวิศวกรรมศาสตรมหาวิทยาลัทยเทคโนโลยีราชมงคลอีสาน วิทยาเขตขอนแก่น

REFERENCES

- [1] P. Prommee, *Analog Integrated Circuits for Communications*. Bangkok, Thailand: Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (in Thai), 2017.
- [2] E. Yuce and S. Minaei, "New CCII-based versatile structure for realizing PID controller and instrumentation amplifier," *Microelectron. J.*, vol. 41, no. 5, pp. 311–316, May 2010.
- [3] E. Yuce, "Novel instrumentation amplifier and integrator circuits using single DDCC and only grounded passive elements," *Indian J. Pure Appl. Phys.*, vol. 52, no. 11, pp. 767–775, 2014.
- [4] D. Agrawal and S. Maheshwari, "Cascadable current mode instrumentation amplifier," *AEU - Int. J. Electron. Commun.*, vol. 94, pp. 91–101, Sep. 2018.
- [5] T. Ettaghzouti, M. Bchir, and N. Hassen, "High CMRR voltage mode instrumentation amplifier using a new CMOS differential difference current conveyor realization," *Int. J. Electr. Electron. Eng. Telecommun.*, vol. 9, no. 3, pp. 132–141, May 2020.
- [6] S.-F. Wang, H.-P. Chen, Y. Ku, and C.-L. Lee, "Versatile voltage-mode biquadratic filter and quadrature oscillator using four OTAS and two grounded capacitors," *Electronics*, vol. 9, no. 9, p. 1493, Sep. 2020, doi: 10.3390/electronics9091493.
- [7] N. Herencsar, J. Koton, K. Vrba, and A. Lahiri, "New voltage-mode quadrature oscillator employing single DBTA and only grounded passive elements," *IEICE Electron. Express*, vol. 6, no. 24, pp. 1708–1714, 2009.
- [8] D. Biolek, A. Lahiri, W. Jaikla, M. Siripruchyanun, and J. Bajer, "Realization of electronically tunable voltage-mode/current-mode quadrature sinusoidal oscillator using ZC-CG-CDBA," *Microelectron. J.*, vol. 42, no. 10, pp. 1116–1123, Oct. 2011.
- [9] A. Yesil, F. Kacar, and K. Gurkan, "Design and experimental evaluation of quadrature oscillator employing single FB-VDBA," *J. Electr. Eng.*, vol. 67, no. 2, pp. 137–142, 2016.
- [10] B. Metin and O. Cicekoglu, "A novel floating lossy inductance realization topology with NICs using current conveyors," *IEEE Trans. Circuits Syst. II: Express Briefs*, vol. 53, no. 6, pp. 483–486, Jun. 2006.
- [11] M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar, and J. Koton, "Lossy/lossless floating/grounded inductance simulation using one DDCC," *Radioengineering*, vol. 21, no. 1, pp. 3–10, 2012.
- [12] W. Tangsrirat, "Floating simulator with a single DVCCTA," *Indian J. Eng. Mater. Sci.*, vol. 20, no. 2, pp. 79–86, Apr. 2013.
- [13] H. Alpaslan, "DVCC-based floating capacitance multiplier design," *Turkish J. Elec. Eng. Comp. Sci.*, vol. 25, no. 2, pp. 1334–1345, 2017.
- [14] A. Yesil, F. Kacar, and H. Kuntman, "New simple CMOS realization of voltage differencing transconductance amplifier and its RF filter application," *Radioengineering*, vol. 20, no. 3, pp. 632–637, Sep. 2011.
- [15] W. Tangsrirat and O. Channumsin, "High-input impedance voltage-mode multifunction filter using a single DDCCTA and grounded passive elements," *Radioengineering*, vol. 20, no. 4, pp. 905–910, Dec. 2011.
- [16] W. Jaikla, D. Biolek, S. Siripongdee, and J. Bajer, "High input impedance voltage-mode biquad filter using VD-DIBAs," *Radioengineering*, vol. 23, no. 3, pp. 914–921, Sep. 2014.
- [17] W. Tangsrirat and O. Channumsin, "Dual-mode multifunction filter using VDGA," in *Proc. 15th Int. Conf. Elec. Eng./Electron., Comp., Telecommun. and Inf. Technol. (ECTI-CON2018)*, Chiang Rai, Thailand, Jul. 2018, pp. 481–488.
- [18] S.-F. Wang, H.-P. Chen, Y. Ku, and M.-X. Zhong, "Voltage-mode multifunction biquad filter and its application as fully-uncoupled quadrature oscillator based on current-feedback operational amplifiers," *Sensors*, vol. 20, no. 22, p. 6681, Nov. 2020, doi: 10.3390/s20226681.
- [19] S. F. Wang, H. P. Chen, Y. Ku, and Y. F. Li, "High-input impedance voltage-mode multifunction filter," *Appl. Sci.*, vol. 11, no. 1, p. 387, Jan. 2021, doi: 10.3390/app11010387.
- [20] M. P. P. Wai, P. Suwanjan, W. Jaikla, and A. Chaichana, "Electronically and orthogonally tunable SITO voltage-mode multifunction biquad filter using LT1228s," *Elektronika Ir Elektrotechnika*, vol. 27, no. 5, pp. 11–17, 2021.
- [21] S. Minaei and E. Yuce, "All-grounded passive elements voltage-mode DVCC-based universal filters," *Circuits Syst. Signal Process.*, vol. 29, no. 2, pp. 295–309, 2010.
- [22] W. Y. Chiu and J. W. Horng, "Voltage-mode biquadratic filters with one input and five outputs using two DDCCs," *Indian J. Eng. Mater. Sci.*, vol. 18, no. 2, pp. 97–101, 2011.
- [23] O. Channumsin, T. Pukkalanun, and W. Tangsrirat, "Voltage-mode universal filter with one input and five outputs using DDCCTAs and all-grounded passive components," *Microelectron. J.*, vol. 43, no. 8, pp. 555–561, Aug. 2012.
- [24] M. A. Ibrahim, E. Yuce, N. Herencsar, and J. Koton, "SIFO voltage-mode universal filters employing TO-CCIs," in *Proc. 35th Int. Conf. Telecommun. and Signal Process. (TSP2012)*, Prague, Czech Republic, Jul. 2012, pp. 359–362.

- [25] J. Satansup, T. Pukkalanun, and W. Tangsrirat, "Electronically tunable single-input five-output voltage-mode universal filter using VDTAs and grounded passive elements," *Circuits Syst. Signal Process.*, vol. 32, pp. 945–957, 2013.
- [26] P. Huaihongthong *et al.*, "Single-input multiple-output voltage-mode shadow filter based on VDDDA," *AEU - Int. J. Electron. Commun.*, vol. 103, pp. 13–23, May 2019.